

УДК 51-3
DOI 10.17513/snt.40276

О ПОРАЗРЯДНО-ПАРАЛЛЕЛЬНОМ СЛОЖЕНИИ ДВОИЧНЫХ ПОЛИНОМОВ ЗА ЕДИНИЧНОЕ ВРЕМЯ ПРИ КОЛИЧЕСТВЕ ЭЛЕМЕНТОВ СУММАТОРА, ПРОПОРЦИОНАЛЬНОМ ЧИСЛУ РАЗРЯДОВ

Ромм Я.Е.

*Таганрогский институт имени А.П. Чехова (филиал)
ФГБОУ ВО «Ростовский государственный экономический университет (РИНХ)»,
Таганрог, e-mail: romm@list.ru*

Целью работы является представление метода бинарного сложения $n+1$ -разрядных двоичных чисел, в котором не используется вычисление переноса. Для сложения двух двоичных полиномов выполняется предварительный шаг – параллельно по всем разрядам слагаемых складываются пары коэффициентов равного веса. Двоичные коэффициенты разрядных сумм размещаются согласно весу, образуя двухрядный код промежуточной суммы. При этом все переносы оказываются взаимно отделенными парами промежуточных нулевых коэффициентов равного веса. Цепочки единиц, не содержащие переноса, также отделены парами промежуточных нулевых коэффициентов равного веса друг от друга и от цепочек переноса. Цепочки идентифицируются по граничным значениям их двухрядного кода. На этой основе цепочки единиц, не содержащие переноса, параллельно по всем разрядам переписываются из верхнего ряда в нижний ряд двухрядного кода с сохранением веса коэффициентов. С помощью электронно-логической схемы это выполняется за время переключения логического элемента. Оставшиеся в верхнем ряду цепочки переноса тривиально преобразуются в однорядный код с численной реализацией переноса. Преобразование выполняется параллельно по всем разрядам также за время переключения логического элемента. Остается переписать единичные цепочки, не содержащие переноса, из нижнего ряда в верхний, чтобы получить окончательный однорядный двоичный код суммы входных слагаемых. Время сложения – $O(1)$, число элементов сумматора – $O(n)$. Приводятся обоснования результатов, примеры численных преобразований, электронно-логическая схема поразрядно-параллельной обработки. Метод распространяется на произвольные позиционные системы счисления с натуральным основанием. Наиболее актуальные приложения связаны с ускорением обработки потока арифметических операций и с увеличением точности вычислений в процессах численного моделирования.

Ключевые слова: параллельные сумматоры двоичных полиномов, сложение без вычисления переноса, число элементов параллельного сумматора, единичное время сложения, число элементов параллельного сумматора, разрядная сетка произвольной длины

BITWISE-PARALLEL ADDITION OF BINARY POLYNOMIALS IN A SINGLE CALCULATION WITH THE NUMBER OF ADDER ELEMENTS PROPORTIONAL TO THE NUMBER OF DIGITS

Romm Ya.E.

*A.P. Chekhov Taganrog Institute (branch) of Rostov State University of Economics,
Taganrog, e-mail: romm@list.ru*

The paper describes a method for binary addition of $n+1$ -bit binary numbers, which does not use transfer calculation. To add two binary polynomials, a preliminary step is performed – pairs of coefficients of equal weight are added in parallel across all digits. The binary coefficients of the bit sums are placed according to the weight of the digits, forming a two-digit code of the intermediate sum. As a result, all potential transfers are mutually separated pairs of intermediate zero coefficients of equal weight. Chains of units that do not contain a transfer are also separated by pairs of intermediate zero coefficients of equal weight from each other and from the transfer chains. Chains are identified by the boundary values of their two-row code. On this basis, chains of units that do not contain transfer are rewritten in parallel in all digits from the top row to the bottom row of the two-row code while maintaining the weight of the coefficients. With the help of an electronic logic circuit, this is performed during the switching of the logic element. The transfer chains remaining in the top row are trivially transformed into a single-row code with a numerical implementation of the transfer. The conversion is performed in parallel for all digits also during the switching of the logic element. It remains to rewrite the single chains that do not contain transfer from the bottom row to the top row in order to obtain the final one-bit binary code of the sum of the input terms. The addition time is $O(1)$, the number of elements of the adder is $O(n)$. The substantiation of the results, examples of numerical transformations, and an electronic logic circuit for bitwise parallel processing are given. The method applies to arbitrary positional number systems with a natural base. The most relevant applications are related to speeding up the processing of the arithmetic operations flow and increasing the accuracy of calculations in numerical simulation processes.

Keywords: parallel adders of binary polynomials, addition without transfer calculation, unit addition time, number of elements of a parallel adder, bit grid of arbitrary length

Введение

Структура параллельного сумматора двоичных чисел совершенствуется с каждым новым поколением вычислительных систем. Сумматор – узловой элемент арифметико-логического устройства, от устройства и технологических параметров которого зависят оценки быстродействия, надежности и точности вычислений компьютера в целом. Структуры, особенности функционирования, технологические параметры активно исследуются и обновляются с учетом новых технологий. Результаты исследований отражаются в интенсивном потоке публикаций. Так, основополагающие понятия и алгоритмические конструкции, комплексные подходы в актуальных аспектах проблемы построения параллельных сумматоров освещаются в [1, с. 294; 2, с. 39]. Направления исследований, опирающиеся на преобразования булевых формул и функций, представлены в [3, 4]. Аналогичные направления представлены также в [5, 6]. В целом, разнообразие направлений, в том числе с применением параллельных алгоритмов Когге–Стоуна, первоначально предложенных для преобразования в параллельную форму рекуррентных вычислительных алгоритмов, отражается в [3, 7]. Помимо того, к данному направлению примыкают работы [8, 9]. В рассматриваемом аспекте можно дополнительно указать [10, 11]. На основе булевых формул и функций построены также исследования [12, 13]. Наряду с тем в современных исследованиях структур параллельных сумматоров поддерживаются традиционные направления, опирающиеся на преобразования схемы Склянского. Теоретические результаты фундаментального характера излагаются в [14, с. 10; 15, с. 3], там же освещаются аспекты теории сложности. Направление, связанное с исследованиями Склянского, Когге–Стоуна, Ладнера и других, наиболее соответствует структурам параллельно-префиксных сумматоров. Известные оценки временной сложности параллельного сложения двоичных полиномов имеют вид $t \leq \log_2 n + O(\sqrt{\log_2 n})$ [16] и $t \leq \log_2 n + \log_2 \log_2 n \pm O(1)$, кроме того, указывается оценка $t \leq \log_2 n + o(\log_2 n)$, сумматоры имеют линейную сложность по числу элементов [4]. В перечисленных работах порядок временной сложности не улучшается вследствие логарифмической нижней оценки глубины схем переноса [15, с. 4]. В излагаемой ниже работе обсуждается возможность выполнения многоразрядных арифметических операций без вычисления переноса, что позволяет их ре-

ализовать синхронно и параллельно по всем разрядам операндов. В основе построения предлагаемой структуры параллельного сумматора лежит выполнение предварительного шага параллельного по всем разрядам сложения битовых коэффициентов равного веса двух двоичных полиномов. Предварительный шаг и последующие преобразования используют арифметические свойства сложения и позиционной двоичной системы счисления. Булевы формулы и функции используются для организации логических элементов, каждый из которых сопоставлен отдельному разряду слагаемых. При данном подходе оказывается возможным исключить логарифмическую глубину схемы переноса. Как результат, достигается единичное время сложения $n+1$ -разрядных двоичных полиномов при произвольном n с линейным количеством элементов сумматора, $t(n) = O(1)$. В данной работе также ставится вопрос о распространении предложенного метода на другие позиционные системы счисления, показано, что искомая возможность реализуется с помощью конструктивных алгоритмов.

Цели исследования. Первой целью является обосновать возможность бинарного сложения $n+1$ -разрядных двоичных полиномов без вычисления переноса с единичной оценкой времени при количестве элементов сумматора, пропорциональном числу разрядов. Вторая цель – рассмотреть аналогичную возможность для произвольной позиционной системы счисления, сравнить предложенный метод с известными аналогами и указать актуальные приложения.

Материалы и методы исследования

Исследование опирается на методы синтеза и анализа параллельных алгоритмов в приложении к разрядному распараллеливанию суммирования двоичных полиномов.

Результаты исследования и их обсуждение

Предложен метод поразрядно-параллельного сложения n -разрядных двоичных полиномов. В максимально параллельной форме сложение выполняется за время $O(1)$ в случае произвольного n . Структура параллельного сумматора отличается от аналогов тем, что не является результатом синтеза схем переноса на основе булевых формул и функций. Предложенный сумматор реализует элементарные операции сложения битовых коэффициентов двоичных полиномов равного веса параллельно по всем разрядам слагаемых. В результате предварительного шага переносы взаимно отделяются промежуточными парами нулевых

коэффициентов равного веса, дальнейший процесс реализует физическое разделение цепочек переноса и цепочек единиц без переноса. Разделение реализуется за время однократного переключения элементов. После этого повторяется параллельное по всем разрядам сложение коэффициентов равного веса. Окончательное значение суммы двух двоичных полиномов степени n получается за время $O(1)$ на $O(n)$ разрядных элементах. Известные методы синтеза параллельных сумматоров имеют логарифмическую оценку глубины схемы переноса, время сложения в них оценивается как $O(\log_2 n)$. Сум-

матор с предложенной структурой позволяет существенно увеличить разрядность данных при выполнении арифметических операций, в результате должна возрасти точность вычислительной обработки. Метод переносится на сложение чисел в произвольной позиционной системе счисления с натуральным основанием.

Исходные соотношения. Описание первого шага поразрядно-параллельного сложения двоичных полиномов. Пусть требуется сложить два $n+1$ -разрядных двоичных полинома с битовыми коэффициентами, что записывается в виде

$$\sum_{\ell=0}^n \alpha_{\ell} 2^{\ell} + \sum_{\ell=0}^n \beta_{\ell} 2^{\ell} = \sum_{\ell=0}^n (\alpha_{\ell} + \beta_{\ell}) 2^{\ell}, \tag{1}$$

где

$$\alpha_{\ell} = \begin{matrix} 0 \\ 1 \end{matrix} \left. \vphantom{\alpha_{\ell}} \right\} \forall \ell \in \overline{0, n}, \quad \beta_{\ell} = \begin{matrix} 0 \\ 1 \end{matrix} \left. \vphantom{\beta_{\ell}} \right\} \forall \ell \in \overline{0, n}. \tag{2}$$

Сложение коэффициентов равного веса предлагается выполнять по вертикали – синхронно и параллельно по всем разрядам:

$$\alpha_{\ell} + \beta_{\ell} = \delta_{\ell} \quad \forall \ell \in \overline{0, n}, \tag{3}$$

где

$$\delta_{\ell} = \eta_{\ell} 2^{\ell+1} + \nu_{\ell} 2^{\ell} \quad \forall \ell \in \overline{0, n}, \quad \eta_{\ell} = \begin{matrix} 0 \\ 1 \end{matrix} \left. \vphantom{\eta_{\ell}} \right\} \forall \ell \in \overline{0, n}, \quad \nu_{\ell} = \begin{matrix} 0 \\ 1 \end{matrix} \left. \vphantom{\nu_{\ell}} \right\} \forall \ell \in \overline{0, n}. \tag{4}$$

Ниже параллельное по всем разрядам суммирование вида (3), (4) называется первым шагом вертикального сложения. При выполнении первого шага перенос не распространяется, а результаты параллельного по всем разрядам битового суммирования в виде двухразрядных чисел (4) записываются синхронно и параллельно по всем разрядам согласно весу коэффициентов разрядной суммы – по диагонали. В результате образуется двухрядный двоичный код в двух разрядных сетках (верхней и нижней):

$$+ \begin{matrix} \left\{ \begin{array}{cccccccccc} \alpha_n & \alpha_{n-1} & \cdots & \alpha_{\ell+1} & \alpha_{\ell} & \alpha_{\ell-1} & \cdots & \alpha_1 & \alpha_0 \\ \beta_n & \beta_{n-1} & \cdots & \beta_{\ell+1} & \beta_{\ell} & \beta_{\ell-1} & \cdots & \beta_1 & \beta_0 \end{array} \right. \\ \hline = \left\{ \begin{array}{cccccccccc} \nu_n & \nu_{n-1} & \cdots & \nu_{\ell+1} & \nu_{\ell} & \nu_{\ell-1} & \cdots & \nu_1 & \nu_0 & \text{верхняя разрядная сетка} \\ \eta_n & \eta_{n-1} & \cdots & \eta_{\ell+1} & \eta_{\ell} & \eta_{\ell-1} & \cdots & \eta_1 & \eta_0 & \text{нижняя разрядная сетка} \end{array} \right. \end{matrix} \tag{5}$$

Например,

$$+ \begin{matrix} \left\{ \begin{array}{cccccccccc} 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 1 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 1 & 1 \end{array} \right. \\ \hline = \left\{ \begin{array}{cccccccccc} 0 & 1 & 1 & 0 & 1 & 1 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 1 \end{array} \right. \end{matrix} \tag{6}$$

В нижней и верхней разрядных сетках суммы (6) последние два разряда результата не отделены вертикальной парой нулей от предшествующих двух переносов. Это происходит в том единственном случае, если эти разряды переноса не содержат. Любой перенос от ближайшего предшествующего, равно как и последующего, переноса необходимо отделять вертикальной парой нулей.

Например,

$$\begin{aligned}
 & + \left\{ \begin{array}{cccccccccccc} 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 1 & 1 & 0 & 1 \end{array} \right. \\
 & = \left\{ \begin{array}{cccccccccccc} 0 & 1 & 1 & 0 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & \\ 1 & 0 & 0 & 1 & 0 & 0 & 0 & 1 & 1 & 0 & 1 & \end{array} \right. \quad (7)
 \end{aligned}$$

Если бы на месте любого нуля разделяющей вертикальной пары нулей в сумме (7) оказалась единица, то это бы означало запись двух единиц по диагонали. Такая запись расшифровывалась бы как сумма $1 \times 2^{\ell+1} + 1 \times 2^{\ell} = 3 \times 2^{\ell}$, тогда как по вертикали складывалось не более двух единиц веса 2^{ℓ} . В общем случае два любых переноса, образовавшихся после первого шага вертикального сложения, необходимо отделены друг от друга вертикальной парой нулей. Поэтому после первого шага переносы не накладываются друг на друга: в один и тот же разряд никогда не придут одновременно две единицы. В различной форме эти свойства указывались и использовались в [17, 18]. В дальнейшем алгоритм и реализация суммирования по сравнению с прототипами изменятся.

Имеет место

Лемма 1. Пусть требуется найти сумму двух двоичных полиномов (1), (2). Пусть выполнен первый шаг вертикального сложения (3) – (5) и его результат расположен в верхней и нижней разрядной сетках. Тогда две ближайшие друг к другу цепочки единиц соседней пары переносов в этих двух разрядных сетках необходимо отделяются друг от друга хотя бы одной промежуточной вертикальной парой нулей равного между собой веса (парой нулевых двоичных коэффициентов равного веса в верхней и нижней разрядной сетке). Такая вертикальная пара нулей необходимо располагается в соседнем слева разряде от каждой цепочки переноса, то есть, в разряде на единицу большего веса, чем старший единичный разряд любой цепочки переноса.

Доказательство. По способу выполнения первого шага вертикального сложения, согласно (4), в верхней разрядной сетке суммы (5) оказываются коэффициенты веса, который равен весу битовых коэффициентов слагаемых, взятых по вертикали разряда, и только такие коэффициенты. В нижней разрядной сетке (5) оказываются коэффициенты на единицу большего веса, чем вес коэффициентов по вертикали разряда слагаемых, и только такие коэффициенты. В результате после первого шага вертикального

сложения перенос (если он есть) состоит из вертикальной пары единиц равного веса в младшем разряде цепочки, располагающихся в верхней и нижней разрядной сетке и продолжающих их справа налево горизонтальной цепочки единиц без пробелов последующих старших разрядов, располагающейся исключительно в верхней разрядной сетке (5). Под каждым единичным разрядом этой горизонтальной цепочки, за исключением младшего ее разряда, в случае если ее длина больше единицы, находится ноль в нижней разрядной сетке (5). В самом деле, если бы под единицей рассматриваемой горизонтальной цепочки по вертикали в нижней разрядной сетке оказалась бы единица, то это бы означало результат сложения по вертикали трех единичных коэффициентов предшествующего младшего разряда,

$$\begin{array}{ccc} 1 & 1 & 1 \\ \dots & 0 & 1 & 0 \end{array} \dots, \text{ что невозможно, поскольку}$$

по вертикали складываются только два битовых двоичных коэффициента равного веса. Такая горизонтальная цепочка единиц переноса в верхней разрядной сетке своим старшим единичным разрядом необходимо отделяется нулевым значением разряда от ближайшей слева вертикальной пары единиц соседнего переноса в старших разрядах. Если бы она не отделялась нулем и перед левой вертикальной парой единиц справа в верхней разрядной сетке непосредственно находилась бы единица, то это снова бы означало результат суммирования по вертикали трех единиц, на этот раз веса старшего разряда правосторонней цепочки,

$$\begin{array}{ccc} 1 & 1 & 1 \\ \dots & 1 & 0 & 0 \end{array} \dots, \text{ что по-прежнему невозможно.}$$

Где бы относительно ближайшей слева цепочки переноса ни располагался ноль в соседнем с единицей старшем разряде верхней разрядной сетки рассматриваемой правосторонней цепочки переноса, по вертикали от этого нуля, в нижней разрядной сетке

$$\begin{array}{ccc} 1 & \dots & 0 & 1 \\ \dots & 1 & \dots & 0 & 0 \end{array} \dots$$

должен находиться ноль, Иначе бы вместе с единицей старшего разряда правосторонней цепочки переноса образовался бы результат суммирования трех

единиц по вертикали веса этого старшего разряда, $\begin{matrix} 1 & \dots & 0 & 1 \\ \dots & 1 & \dots & 1 & 0 & \dots \end{matrix}$, что невозможно.

Поэтому непосредственно слева от единицы старшего разряда горизонтальной части цепочки переноса необходимо находится разделительная вертикальная пара нулей веса следующего за этой единицей стар-

шего разряда, $\begin{matrix} 1 & 1 & \dots & 0 & 1 & 1 & \dots & 1 & 1 \\ \dots & 0 & 1 & \dots & 0 & 0 & \dots & 0 & 1 \end{matrix}$,

причем, какова бы ни была длина горизонтальной цепочки переноса, включая, возможно, единичную длину, $\begin{matrix} 1 & \dots & 0 & 1 \\ 1 & \dots & 0 & 1 \end{matrix}$, – изложенные рассуждения сохраняются в этом случае. Лемма доказана.

Замечание 1. После первого вертикального шага сложения, в отличие от верхней разрядной сетки, в нижней разрядной сетке (5) перед вертикальной парой единиц младшего разряда цепочки переноса справа в соседнем разряде может находиться единица (или подряд несколько единиц). Это возможно только в том случае, когда по вертикали над этой единицей (равно как над единицей младшего разряда подряд несколько таких единиц) и по диагонали от нее в соседнем младшем разряде верхней разрядной сетки находится ноль, $\begin{matrix} 1 & 0 & 0 & \dots & 0 \\ \dots & 1 & 1 & \dots & 0 & \dots \end{matrix}$, как в примерах (6), (7),

иначе возникало бы описанное ранее противоречие: $\begin{matrix} 1 & 1 & 0 & \dots & 1 & 0 & 1 \\ \dots & 1 & 1 & 0 & \dots & 1 & 1 & 0 & \dots \end{matrix}$ или $\begin{matrix} \dots & 1 & 1 & 0 & \dots \\ \dots & 1 & 1 & 0 & \dots \end{matrix}$,

что невозможно. На наличие разделительной вертикальной пары нулей двух цепочек переноса рассмотренный в данном замечании случай никак не влияет. Более того, справа рассмотренную и любую другую цепочку единиц (возможно единичной длины) нижней разрядной сетки всегда ограничивает вертикальная пара нулей в силу аналогии с рассуждениями, изложенными непосредственно выше. Кроме того, ни в одном разряде сверху над рассматриваемой цепочкой единиц нижней разрядной сетке нет единиц, то есть сверху над каждой единицей такой цепочки (не входящей в цепочку переноса) всегда расположен ноль верхней разрядной сетки.

Следствие 1. В условиях леммы 1 любая горизонтальная цепочка единиц переноса располагается в верхней разрядной сетке и непосредственно слева ограничена вертикальной парой нулей соседнего с ней старшего разряда, $\begin{matrix} 0 & 1 & 1 & 1 & 1 & 1 \\ \dots & 0 & 0 & 0 & \dots & 0 & 0 & 1 & \dots \end{matrix}$, или же она ограничена левым концом верх-

ней разрядной сетки. Справа горизонтальная цепочка единиц переноса ограничена вертикальной парой единиц младшего разряда цепочки и нулем соседнего с вертикальной парой единиц младшего разряда. Такой нулевой коэффициент располагается в верхней разрядной сетке, непосредственно справа от вертикальной пары единиц,

$$\begin{matrix} 0 & 1 & 1 & 1 & 1 & 0 \\ \dots & 0 & 0 & 0 & \dots & 0 & 1 & 1 & \dots \end{matrix}$$

или $\begin{matrix} 0 & 1 & 1 & 1 & 1 & 0 \\ \dots & 0 & 0 & 0 & \dots & 0 & 1 & 0 & \dots \end{matrix}$

Или же горизонтальная цепочка единиц переноса ограничена правым концом верхней разрядной сетки.

Для единства терминологии вводится нестандартное для разрядной сетки предположение. Будет предполагаться, что в верхней разрядной сетке после старшего разряда веса 2^n , слева от него, располагается еще один разряд, имеющий вес 2^{n+1} , и в этом разряде априори записан 0 (нулевой коэффициент веса 2^{n+1}). Кроме того, будет предполагаться, что в верхней разрядной сетке до младшего разряда веса 2^0 , справа от него, располагается еще один разряд, имеющий вес 0, и в этом разряде априори записано значение 0 (нулевой коэффициент веса 0). Аналогичное предположение вводится относительно нижней разрядной сетки.

В этой терминологии в дальнейшем нет необходимости отдельно оговаривать правые и левые границы горизонтальной части цепочки переноса, если они совпадают с концом или началом разрядной сетки.

Второй шаг поразрядно-параллельной обработки. После первого шага вертикального сложения на втором шаге параллельно выполняется выделение всех горизонтальных цепочек единиц, подряд расположенных в верхней разрядной сетке, которые не являются цепочками переноса. Это делается на той основе, что в ближайшем разряде слева от рассматриваемой цепочки единиц находится разряд с нулевым значением (возможно, это последний справа налево старший разряд веса 2^{n+1}), и в ближайшем разряде справа от этой же цепочки также находится разряд с нулевым значением (возможно, это первый справа налево младший разряд веса 0). При этом непосредственно слева от рассматриваемой цепочки единиц находится не один ноль, а вертикальная пара нулей. Справа от той же цепочки находится не только один ноль, а еще один ноль находится под начальной единицей цепочки. Более точно, имеет место

Лемма 2. Пусть выполнены условия леммы 1. Тогда любая горизонтальная цепочка подряд расположенных в верхней разрядной сетке единиц, не являющаяся цепочкой переноса, ограничена нулями непосредственно слева от старшего и справа от младшего разрядов с единичными значениями. При этом в левую границу входит не один ноль верхней разрядной сетки, а вертикальная пара нулей верхней и нижней разрядной сетки. Кроме того, эта цепочка по определению не включает переноса, и ни под одной ее единицей в верхней разрядной сетке нет единицы того же веса в нижней разрядной сетке. Как следствие ноль справа от рассматриваемой единичной цепочки, расположенный в верхней разрядной сетке, сочетается с нулем по диагонали в нижней разрядной сетке (с нулевым значением под единицей младшего разряда цепочки).

Доказательство. Пусть выполнен первый шаг вертикального сложения. В верхней разрядной сетке горизонтальная цепочка подряд расположенных единиц, не являющаяся цепочкой переноса, не может непосредственно продолжаться влево цепочкой переноса, она отделена, как показано в доказательстве леммы 1, от цепочки переноса хотя бы одним промежуточным разрядом с нулевым значением. При этом ноль левой границы в верхней разрядной сетке входит в вертикальную пару нулей вместе с нулем

$$\begin{array}{cccc} & & 1 & \dots 0 & 1 \\ \text{нижней разрядной сетки} & \dots & 1 & \dots 0 & 0 \end{array}$$

Иначе бы вместе с единицей старшего разряда рассматриваемой горизонтальной цепочки образовался бы результат суммирования трех единиц по вертикали веса

$$\begin{array}{cccc} & & 1 & \dots 0 & 1 \\ \text{этого старшего разряда,} & \dots & 1 & \dots 1 & 0 \end{array}$$

что невозможно. Справа рассматриваемая горизонтальная цепочка единиц верхней разрядной сетки может прерываться только разрядом с нулевым значением, поскольку она начинается с единицы и не включает переноса. Рассматриваемая горизонтальная цепочка единиц верхней разрядной сетки под каждой своей единицей имеет нулевой коэффициент того же веса в нижней разрядной сетке, поскольку, как отмечено, не включает переноса. Ноль в нижней разрядной сетке веса младшего разряда этой цепочки продолжает по диагонали прерывающий цепочку ноль верхней разрядной сетки из соседнего с единицей младшего разряда цепочки, ...1 0 . Лемма доказана. ...0

Следствие 2. После первого шага вертикального сложения любая цепочка пере-

носа отличается от любой горизонтальной цепочки единиц, не являющейся цепочкой переноса и расположенной в верхней разрядной сетке, наличием вертикальной пары единиц равного веса в младшем разряде цепочки переноса, а также нулем в верхней разрядной сетке непосредственно справа от вертикальной пары единиц. Ее расположение в верхней и нижней разрядной сетке имеет вид

$$\begin{array}{cccccc} 0 & 1 & 1 & 1 & 1 & 0 \\ \dots 0 & 0 & 0 & \dots 0 & 1 & 1 \dots \\ \text{или} & & & & & \\ 0 & 1 & 1 & 1 & 1 & 0 \\ \dots 0 & 0 & 0 & \dots 0 & 1 & 0 \dots \end{array}$$

У горизонтальной цепочки единиц, не являющейся цепочкой переноса и расположенной в верхней разрядной сетке, отличительная комбинация двоичных цифр в верхней и нижней разрядной сетке имеет вид:

$$\begin{array}{cccccc} 0 & 1 & 1 & 1 & 1 & 0 \\ \dots 0 & 0 & 0 & \dots 0 & 0 & 1 \dots \\ \text{или} & & & & & \\ 0 & 1 & 1 & 1 & 1 & 0 \\ \dots 0 & 0 & 0 & \dots 0 & 0 & 0 \dots \end{array}$$

Таким образом, отличительная комбинация трех цифр создается на правой границе рассматриваемой цепочки. Для цепочки переноса с учетом верхней и нижней разрядной сетки отличительная комбинация на правой границе имеет вид:

$$\begin{array}{cc} 1 & 0 \\ \text{а для цепочки единиц, не содержащей переноса, аналогичная комбинация необходимо} & 1 \\ \text{имеет вид:} & 1 & 0 \\ & 0 & \end{array}$$

Левые границы рассматриваемых цепочек по виду совпадают и состоят из вертикальной пары нулей перед единицей старшего разряда, эта граничная слева комбинация цифр имеет вид:

$$\begin{array}{cc} 0 & 1 \\ 0 & \end{array}$$

Из лемм 1, 2 и из следствий 1, 2 вытекает

Следствие 3. Пусть выполнен первый шаг вертикального сложения. Тогда, чтобы любая горизонтальная цепочка единиц в верхней разрядной сетке не являлась цепочкой переноса, необходимо и достаточно, чтобы непосредственно слева она была ограничена комбинацией цифр $\begin{array}{cc} 0 & 1 \\ 0 & \end{array}$, где 1 – значение старшего разряда цепочки, и непосредственно справа комбинацией цифр $\begin{array}{cc} 1 & 0 \\ 0 & \end{array}$, где 1 – значение младшего разряда цепочки.

Граничные комбинации цифр из следствия 3 определяются как соответственно левый и правый идентификаторы горизонтальной цепочки единиц, не являющейся цепочкой переноса.

В примерах (6) и (7) в верхней разрядной сетке нет горизонтальных цепочек

единиц, не содержащих переноса. В примере непосредственно ниже в результате выполнения первого шага вертикального сложения такая цепочка содержится в разрядах от веса 2^4 до веса 2^7 включительно верхней разрядной сетки (после знака равенства):

$$\begin{aligned}
 & + \left\{ \begin{array}{cccccccccccc} 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 1 \end{array} \right. \\
 & = \left\{ \begin{array}{cccccccccccc} 0 & 1 & 1 & 0 & 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 1 & \end{array} \right. \tag{8}
 \end{aligned}$$

Если каждую полученную после первого шага вертикального сложения горизонтальную цепочку единиц, не содержащую переноса, выделить по левому и правому идентификаторам, а затем параллельно по всем разрядам переписать в нижнюю разрядную сетку с сохранением веса и значений разрядов, то в верхней разрядной

сетке останутся только цепочки переноса. Они отделены друг от друга вертикальными парами нулей слева от единицы старшего разряда и ограничены справа вертикальными парами единиц в младших разрядах этих цепочек. Сумма от переписи, очевидно, не изменится. Из примера (8) получится:

$$\begin{aligned}
 & + \left\{ \begin{array}{cccccccccccc} 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 1 \end{array} \right. \\
 & = \left\{ \begin{array}{cccccccccccc} 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 1 \end{array} \right. \tag{9}
 \end{aligned}$$

Параллельно по всем разрядам такое тождественное преобразование результата первого шага вертикального сложения можно реализовать схемотехнически. Сравнительно несложная схема заключается в следующем. Пусть сумматор располагает двумя условно горизонтально расположенными проводниками электрического тока (шина 1 и шина 2), нижний из которых (шина 2) условно проходит непосредственно над верхней разрядной сеткой (рисунок). По шине 1 непрерывно проходит постоянный ток в направлении справа налево (от младших разрядов к старшим). Обе горизонтальные шины «поразрядно» (по их расположению) соединены вертикальными проводами, в каждый из которых встроено по одному переключателю. Число вертикальных проводных соединений и соответственных им таких переключателей равно числу разрядов верхней разрядной сетки. В вертикальных проводных соединениях переключатели взаимно независимы и работают как «выключатели» – для замыкания и разрыва цепи. При этом они пропускают или запирают ток только в вертикальном направлении сверху вниз. Каждый переключатель (и соответственное ему вертикальное соединение) находится во взаимно однозначном соот-

ветствии с разрядом одного и только одного веса (вертикальной пары разрядов) верхней и нижней разрядной сетки. Столько же таких же переключателей тока, но только в горизонтальном направлении, в таком же взаимно однозначном соответствии с разрядами верхней и нижней разрядной сетки, встроено в шину 2. В шине 2 эти переключатели либо проводят ток в направлении от младших разрядов к старшим, либо запирают ток (разрывают цепь). Ток поступает из шины 1 в шину 2 в том и только в том случае, если в соответственное состояние установлен переключатель вертикального соединения, – установка переключателя выполняется через логический элемент управления в соответствии с комбинацией цифр правого идентификатора цепочки единиц, не являющейся цепочкой переноса. Более точно: ток поступает в шину 2 из шины 1 через переключатель вертикального соединения в случае состояния правого идентификатора рассматриваемой цепочки единиц, определяемого комбинацией цифр $\begin{matrix} 1 & 0 \\ & 0 \end{matrix}$, где 1 – значение младшего разряда рассматриваемой цепочки. Эта комбинация цифр с помощью логического элемента управле-

ния переводит переключатель вертикального соединения, сопоставленный разряду с правой граничной единицей цепочки, в состояние, при котором он направит ток из шины 1 в шину 2. В результате ток пойдет по шине 2 справа налево (в направлении от младших разрядов к старшим). Ток прерывает прохождение по шине 2 в направлении старших разрядов, если в соответственное состояние переводится переключатель шины 2, соответствующий левому идентификатору цепочки единиц, не содержащей переноса. Такое переключение выполняется по управлению от логического элемента, соответствующего вертикальной паре нулей в левом идентификаторе рассматриваемой

цепочки, имеющем вид: $\begin{matrix} 0 & 1 \\ 0 & \end{matrix}$, где 1 – значение

старшего разряда данной цепочки единиц. Эта комбинация цифр левого идентификатора цепочки переводит переключатель в состояние, при котором он не пропускает ток по шине 2 в направлении старших разрядов дальше вертикальной пары нулей. Одновременно с тем каждая единица рассматриваемой (а также любой другой) горизонтальной цепочки единиц верхней разрядной сетки, непосредственно справа от которой находится единица, по идентификатору $\begin{matrix} 1 & 1 \\ 0 & \end{matrix}$ посредством управления

от логического элемента, сопоставленного разряду данной единицы, отключает сопоставленный ей переключатель вертикального соединения. Точно такое же действие выполняет каждая единица верхней разрядной сетки, если по вертикали под ней находится единица нижней разрядной сетки (вертикальная пара единиц начала цепочки переноса). В это же самое время каждое из всех остальных единичных значений разрядов верхней разрядной сетки через сопоставленный разряду логический элемент ставит сопоставленный этому разряду переключатель шины 2 в априорное состояние, при котором переключатель реализует сквозное прохождение тока по шине 2 справа налево в направлении старших разрядов.

Вся описанная установка состояний вертикальных и горизонтальных переключателей в требуемое положение реализуется синхронно и параллельно по всем сопоставленным переключателям разрядам за один такт непосредственно сразу после выполнения первого шага вертикального сложения – согласно априори полученным на входе второго шага значениям всех разрядов верхней и нижней разрядных сеток.

В результате такой установки состояний контактов всех переключателей ток не будет

проходить по шине 2 ни через одну цепочку переноса. Правый идентификатор цепочки

переноса имеет вид: $\begin{matrix} 1 & 0 \\ 1 & \end{matrix}$, поэтому переключатель по вертикали ток в этот разряд не пропускает, а переключатель, соответствующий предшествующей справа вертикальной паре нулей младшего разряда, заведомо прерывает прохождение тока справа налево к цепочке единиц переноса. Таким образом, ток не проходит вдоль любой из цепочек переноса, и ни одна из этих цепочек не подвергается никакому изменению.

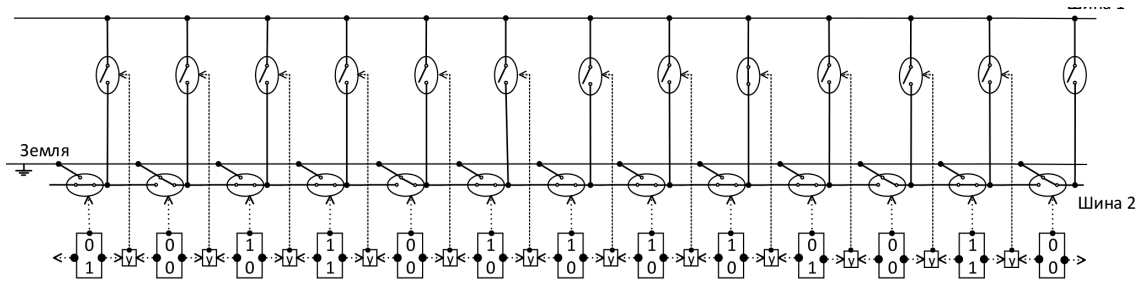
Напротив, ток проходит по шине 2 вдоль каждой цепочки единиц, не являющейся цепочкой переноса. При этом логический элемент, сопоставленный единице этой цепочки, принимает проходящий по шине 2 ток на свой вход и интерпретирует наличие тока на входе от шины 2 как управляющий сигнал для перезаписи данной единицы из верхней разрядной сетки в нижнюю разрядную сетку с сохранением значения и веса разряда.

Данное преобразование выполняется параллельно по всем разрядам цепочки единиц, не являющейся цепочкой переноса, а также параллельно по всем таким цепочкам, априори взаимно отделенным левым и правым идентификаторами друг от друга (после первого шага вертикального сложения). Все такие цепочки, не являющиеся цепочками переноса, взаимно независимы, обрабатываются синхронно, параллельно, поэтому синхронно и параллельно по всем разрядам переписываются из верхней разрядной сетки в нижнюю разрядную сетку.

Однако, как отмечалось, ни одна цепочка единиц переноса не подвергнется никакому преобразованию: все единицы всех цепочек переноса останутся на своих местах в верхней разрядной сетке, равно как и ограничивающие их вертикальные пары единиц в младших разрядах верхней и нижней разрядных сеток. Кроме того, без изменения останутся все их граничные идентификаторы.

Описанные соответствия состояний контактов переключателей значениям разрядов слагаемых после первого шага вертикального сложения иллюстрирует рисунок.

Управляющий электрический сигнал на физическое различие цепочек единиц без переноса и с переносом физически направлен (как единичный или соответственно нулевой) от правого идентификатора цепочки. Этот сигнал для каждой цепочки исключается за пределами цепочки, что позволяет выполнить искомые отличительные преобразования одновременно во всех цепочках единиц верхней разрядной сетки и вертикальной пары единиц младшего разряда цепочки переноса.



Соответствие состояний контактов переключателей значениям разрядов из (8)
 Источник: составлено автором

В результате представление слагаемых (8) переводится в форму (9). На этом заканчивается второй шаг поразрядно-параллельной обработки.

Третий шаг поразрядно-параллельной обработки. На выходе преобразований второго шага обработки слагаемых все цепочки единиц из верхней разрядной сетки, не включающие переносы, окажутся в нижней разрядной сетке. Все цепочки единиц верхней разрядной сетки, включающие переносы, останутся без изменений в верхней разрядной сетке. Также без изменений останутся единицы нижней разрядной сетки, входящие в перенос в виде вертикальной пары единиц младшего разряда цепочки переноса или представляющие собой не связанную с переносом цепочку единиц (возможно, единичной длины) нижней разрядной сетки. Третий шаг состоит в следующем преобразовании каждой из цепочек именно переноса. Каждая единица цепочки в верхней разрядной сетке заменяется на минус единицу, записываемую в том же разряде, а чтобы результат сложения арифметически не изменился, к каждой минус единице добавляется плюс два, при этом добавленная двойка записывается согласно весу в соседний старший разряд – по диагонали в нижнюю разрядную сетку. Это равносильно тождеству $1 = -1 + 2$, применяемому к каждой единице верхней разрядной сетки. Единицы, поступившие в нижнюю разрядную сетку на выходе первого шага

вертикальной обработки, а также на выходе второго шага поразрядно-параллельной обработки, никак не преобразуются. Запись по диагонали добавляемой двойки в виде единицы соседнего старшего разряда в нижнюю разрядную сетку всегда возможна, поскольку согласно следствию 2 по вертикали под каждой единицей верхней разрядной сетки (за исключением вертикальной пары единиц младшего разряда цепочки переноса) находится ноль, а кроме того, ноль находится по диагонали от старшего разряда единицы цепочки переноса. Расположение цепочки переноса в верхней и нижней разрядной сетке имеет вид:

$$\begin{matrix} 0 & 1 & 1 & 1 & 1 & 0 \\ \dots & 0 & 0 & 0 & \dots & 0 & 1 & 1 & \dots \end{matrix}$$

или

$$\begin{matrix} 0 & 1 & 1 & 1 & 1 & 0 \\ \dots & 0 & 0 & 0 & \dots & 0 & 1 & 0 & \dots \end{matrix}$$

В результате запись единиц по диагонали всегда возможна без изменения искомой суммы. Преобразуемые цепочки примут вид:

$$\begin{matrix} 0 & -1 & -1 & -1 & -1 & 0 \\ \dots & 1 & 1 & 1 & \dots & 1 & 1 & 1 & \dots \end{matrix}$$

или

$$\begin{matrix} 0 & -1 & -1 & -1 & -1 & 0 \\ \dots & 1 & 1 & 1 & \dots & 1 & 1 & 0 & \dots \end{matrix}$$

В частности, (9) преобразуется к виду:

$$\begin{aligned} & + \begin{Bmatrix} 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 1 \end{Bmatrix} \\ & = \begin{Bmatrix} 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 1 \end{Bmatrix} \quad (10) \\ & = \begin{Bmatrix} 0 & -1 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & -1 & 0 \\ 1 & 1 & 1 & 1 & 0 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \end{Bmatrix} \end{aligned}$$

Преобразование выполняется синхронно и параллельно по всем разрядам. В этом состоит третий шаг поразрядно-параллельной обработки.

Четвертый шаг поразрядно-параллельной обработки. Синхронно и параллельно по всем разрядам преобразованного

на третьем шаге двухрядного кода промежуточной суммы выполняется вертикальное сложение двоичных коэффициентов равного веса (повторяются действия первого шага вертикального сложения). В результате рассматриваемого вертикального сложения для цепочек переноса сумма примет вид:

$$\begin{array}{r} 0 \quad -1 \quad -1 \quad -1 \quad -1 \quad 0 \quad 1 \quad 0 \quad 0 \quad 0 \quad 0 \quad 1 \\ + \quad 1 \quad 1 \quad 1 \quad \dots \quad 1 \quad 1 \quad 1 \quad 0 \quad 0 \quad 0 \quad 0 \\ \hline 0 \quad -1 \quad -1 \quad -1 \quad -1 \quad 0 \quad 1 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \\ \text{или, } + \quad 1 \quad 1 \quad 1 \quad \dots \quad 1 \quad 1 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \end{array}$$

В любом случае под бывшей цепочкой единиц переноса в нижней разрядной сетке будут только нули. В верхней разрядной сетке будет только реализованное по всем разрядам значение переноса.

Для каждой цепочки единиц, не включающей переноса и размещенной в результате третьего шага в нижнюю разрядную сетку, описываемое вертикальное сложение влечет

$$\begin{array}{r} 0 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\ + \quad 0 \quad 1 \quad 1 \quad \dots \quad 1 \quad 1 \quad 0 \quad 0 \quad 0 \quad 0 \quad 0 \end{array}$$

то есть такая цепочка без изменения вернется в верхнюю разрядную сетку. Совершенно аналогично в верхнюю разрядную сетку переписывается каждая цепочка единиц, в том числе единичной длины, которая априори (после первого шага вертикального сложения) располагалась в нижней разрядной

сетке, будучи никак не связанной с переносом. Таким образом, в верхней разрядной сетке расположится окончательная однорядная сумма двух двоичных полиномов, а нижняя разрядная сетка вся будет заполнена нулями. В частности, для преобразования (10) получится:

$$\begin{aligned} & + \left\{ \begin{array}{cccccccccccc} 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 1 \end{array} \right. \\ & = \left\{ \begin{array}{cccccccccccc} 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 1 \end{array} \right. \quad (11) \\ & = \left\{ \begin{array}{cccccccccccc} 0 & -1 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & -1 & 0 \\ 1 & 1 & 1 & 1 & 0 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \end{array} \right. \\ & = \left\{ \begin{array}{cccccccccccc} 1 & 1 & 0 & 0 & 0 & 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{array} \right. \end{aligned}$$

Для полноты обоснования использованной на данном четвертом шаге перезаписи цепочки единиц из нижней разрядной сетки в верхнюю, равно как и предварительной перезаписи цепочки единиц из верхней разрядной сетки в нижнюю, формулируется

Предложение 1. После первого шага вертикального сложения каждая цепочка единиц верхней разрядной сетки, не являющаяся цепочкой переноса, обладает той особенностью, что под каждой единицей этой цепочки по вертикали находится ноль нижней разрядной сетки (нулевой коэффи-

циент того же веса, что и рассматриваемая единица). Одновременно с тем каждая цепочка единиц нижней разрядной сетки обладает той особенностью, что над каждой единицей этой цепочки по вертикали находится ноль верхней разрядной сетки, исключение составляет единица младшего разряда цепочки переноса, если она входит в рассматриваемую цепочку нижней разрядной сетки. После третьего шага поразрядно-параллельной обработки оговорка относительно исключения становится излишней (ввиду априорной реализации каждого переноса).

Доказательство. Если бы на месте нуля по вертикали находилась единица, то она образовывала бы пару вертикальных единиц и перенос, что противоречит условию, с точностью до оговоренного исключения.

На выполнении рассмотренных преобразований завершается четвертый шаг поразрядно-параллельного сложения двоичных полиномов, который является окончательным.

Реализация четвертого шага может быть иной, без ввода отрицательных единиц. Именно: пусть выполнены первый, второй и третий шаги поразрядно-параллельной обработки и все цепочки единиц, не содержащие переноса, переписаны в нижнюю разрядную сетку, а расположение всех цепочек переноса осталось без изменений. Тогда во всех цепочках переноса синхронно

и параллельно по всем разрядам выполняется следующее преобразование. Ноль непосредственно слева от единицы старшего разряда цепочки единиц переноса в верхней разрядной сетке инвертируется в единицу. Каждая единица цепочки переноса инвертируется в ноль. В том числе в ноль инвертируется единица из нижней разрядной сетки вертикальной пары единиц младшего разряда цепочки переноса. Таким образом, каждая цифра цепочки переноса, ее левой нулевой границы и вертикальной пары единиц младшего разряда инвертируется в обратный код (инверсия реализуема через функцию логического отрицания). Остальные цифры нижней разрядной сетки не преобразуются. На выходе преобразования реализуется выполнение переноса:

$$\begin{matrix} 0 & 1 & 1 & 1 & 1 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & \dots & 0 & 1 & 1 & = & 0 & 0 & 0 & \dots & 0 & 0 & 1 \end{matrix}, \text{ или, } \begin{matrix} 0 & 1 & 1 & 1 & 1 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & \dots & 0 & 1 & 0 & = & 0 & 0 & 0 & \dots & 0 & 0 & 0 \end{matrix}$$

Преобразование выполняется синхронно и параллельно по всем цепочкам переноса. Для окончания обработки останется переписать по вертикали с сохранением веса все единицы из нижней разрядной

сетки в верхнюю разрядную сетку, где окончательно окажется представленным однорядный код суммы двоичных полиномов. В частности, для преобразования (10) получится:

$$\begin{aligned} & + \left\{ \begin{array}{cccccccccccc} 1 & 1 & 1 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 1 \end{array} \right. \\ & = \left\{ \begin{array}{cccccccccccc} 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 1 \end{array} \right. \tag{12} \\ & = \left\{ \begin{array}{cccccccccccc} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \end{array} \right. \\ & = \left\{ \begin{array}{cccccccccccc} 1 & 1 & 0 & 0 & 0 & 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{array} \right. \end{aligned}$$

Очевидно, (12) эквивалентно (11). На этом завершается данная разновидность четвертого шага поразрядно-параллельного сложения двоичных полиномов.

Оценка временной сложности и числа элементов параллельного сумматора. Передача тока по шине 2 (рисунок) является сквозной – в том смысле, что она происходит при априори зафиксированных состояниях контактов переключательных элементов. Эти состояния зафиксированы синхронно, параллельно по всем разрядам и по всем переключательным элементам, в начале второго шага, сразу после первого шага вертикального сложения, во взаимно однозначном соответствии полученным значениям разрядов. Определяющие состо-

яния контактов переключателей значения разрядов получены на входе второго шага априори, непосредственно с выхода первого шага вертикального сложения, настройка состояний контактов всех переключателей по управлению от разрядных логических элементов выполняется, таким образом, априори. Переключатели не меняют направление тока в процессе выполнения второго шага поразрядно-параллельной обработки, состояние их контактов не зависит от дальнейшего прохождения тока по верхнему и нижнему проводникам, состояние контактов зависит только от априорной параллельной настройки на входе второго шага. Это означает, что ни один из переключательных элементов в процессе выполнения второго

шага не перешел из одного состояния в другое, переключатели не подвергались последовательным шагам изменения состояний своих контактов, их состояние стационарно. Состояние контактов переключателей на втором шаге поразрядно-параллельной обработки не вызовет иной задержки времени, кроме той, которая априори потребовалась для однократной параллельной настройки контактов. Поэтому время выполнения второго шага имеет единичную задержку τ , требуемую на переключение логического элемента, затем столько же времени требуется на параллельную перезапись цепочек в нижнюю разрядную сетку. С точностью до постоянного коэффициента такое же время требуется на выполнение первого, третьего и четвертого шагов рассматриваемой поразрядно-параллельной обработки. В результате время рассматриваемого сложения двоичных полиномов формально не зависит от числа разрядов слагаемых (от степени полиномов n) и оценивается как:

$$t(r) = 4c\tau, \quad c = \text{const}, \quad (13)$$

где константа c зависит от технологических параметров элементов, τ – время однократного переключения элемента. В (13) и ниже r – количество элементов сумматора, которое, очевидно, линейно зависит от числа разрядов слагаемых:

$$r = c_0(n+1), \quad c_0 = \text{const}, \quad (14)$$

значение c_0 определяется техническими параметрами связи соседних элементов.

Из изложенного вытекает

Теорема 1. Пусть требуется выполнить бинарное сложение двоичных полиномов степени n из (1), (2). Пусть сумматор с представленной выше структурой реализует алгоритм из четырех описанных выше шагов. Тогда, каково бы ни было произвольно заданное n , рассматриваемый сумматор, работая параллельно по всем разрядам, без использования логической схемы

вычисления переноса, найдет искомую сумму за время $t = O(1)$. При этом число элементов сумматора составит $O(n)$. Сложность схемы в целом оценивается в виде:

$$t(r) = O(1), \quad r = O(n). \quad (15)$$

Шаги 3 и 4 можно совместить, что взамен (13) повлечет $t(r) = 3c\tau$, где r из (14).

О распространении алгоритмической структуры метода на другие позиционные системы счисления. Алгоритмическая основа предложенного метода непосредственно переносится на целочисленные полиномы с любым натуральным основанием степени, большим единицы, соответственно с натуральными коэффициентами, меньшими основания. Иными словами, метод применим в любой позиционной системе счисления с натуральным основанием. После выполнения первого шага вертикальной обработки цепочки переноса отделятся друг от друга коэффициентами, заведомо меньшими, чем элементы этой цепочки. Цепочку переноса составит наибольший коэффициент системы счисления (он на единицу меньше основания системы счисления), цепочка переноса горизонтально разместится в верхней разрядной сетке. В нижнюю разрядную сетку попадут значения основания системы счисления со сдвигом по диагонали согласно весу разряда вертикального сложения. Точнее, в нижнюю разрядную сетку попадут единичные коэффициенты с весом сдвинутого на разряд влево основания системы счисления. Слева по диагонали под всей цепочкой переноса в нижней разрядной сетке расположатся нули. Справа, в младшем разряде цепочки переноса, под наибольшим коэффициентом системы счисления верхней разрядной сетки, по вертикали, в нижней разрядной сетке расположится единица. Этот шаг можно проиллюстрировать на примере десятичной системы счисления. По аналогии с (8) выполнение первого шага вертикальной обработки влечет:

$$\begin{array}{r}
 + \left\{ \begin{array}{cccccccccccc}
 3 & 3 & 4 & 8 & 0 & 0 & 7 & 0 & 0 & 8 & 7 & 5 \\
 8 & 6 & 5 & 7 & 5 & 6 & 0 & 1 & 0 & 1 & 9 & 5 \\
 \hline
 \end{array} \right. \\
 = \left\{ \begin{array}{cccccccccccc}
 1 & 9 & 9 & 5 & 5 & 6 & 7 & 1 & 0 & 9 & 6 & 0 \\
 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1
 \end{array} \right. \quad (16)
 \end{array}$$

В (16) в нижней паре строк (в верхней и нижней разрядных сетках) получились две цепочки переноса:

$$\begin{array}{cccc}
 1 & 9 & 9 & 0 & 9 \\
 0 & 0 & 1 & \text{и} & 0 & 1
 \end{array}$$

По диагонали от девятки старшего разряда цепочки всегда ноль. Любое другое значение коэффициента означало бы суммирование по вертикали в рассматриваемом старшем разряде двух чисел, не больших 9, сумма которых оказалась бы не меньше 19. По этой же причине 0 располагается под каждой цифрой 9 данной цепочки переноса, за исключением ее младшего разряда, в котором всегда вертикальная пара $\begin{matrix} 9 \\ 1 \end{matrix}$, начинающая цепочку переноса. В верхней разрядной сетке цепочку переноса слева ограничивает некоторое число, всегда меньшее 9. В обеих разрядных сетках цепочку переноса слева от старшего разряда ограничивает вертикальная пара $\begin{matrix} a \\ 0 \end{matrix}$, где $a < 9$. Справа от младшего разряда цепочку переноса ограничивает вертикальная пара $\begin{matrix} b \\ 0 \end{matrix}$, где $b < 9$, или, $\begin{matrix} c \\ 1 \end{matrix}$, где $c < 9$. В случае если эта вертикальная пара есть $\begin{matrix} c \\ 1 \end{matrix}$, то в верхней разрядной сетке справа, в соседнем младшем разряде должно быть число, меньшее 9. Цепочка чисел, не содержащая переноса,

в младшем (и ни в каком другом) разряде не включает граничную пару $\begin{matrix} 9 \\ 1 \end{matrix}$. Если есть 1 в нижней разрядной сетке, то по вертикали в верхней разрядной сетке будет число меньшее 9: $\begin{matrix} c \\ 1 \end{matrix}$, где $c < 9$.

Таким образом, после первого шага вертикального сложения цепочки переноса взаимно разделены, и ни в один разряд не может прийти одновременно два ненулевых коэффициента. Такие цепочки переноса можно обрабатывать взаимно независимо и независимо от цепочек чисел, не содержащих переноса. Ввиду специфики вида цепочек переноса

$$\begin{matrix} a & 9 & 9 & 9 & 9 & c \\ \dots & 0 & 0 & \dots & 0 & 1 & 1 \end{matrix} \dots, \text{ где } a < 9, c < 9,$$

или

$$\begin{matrix} a & 9 & 9 & 9 & 9 & b \\ \dots & 0 & 0 & \dots & 0 & 1 & 0 \end{matrix} \dots, \text{ где } a < 9, b < 9,$$

эти цепочки можно обрабатывать аналогично случаю двоичной системы. Именно: 9 можно заменить на -1, а по диагонали вместо нуля дописать +1. Это равносильно тождеству $9 = -1 + 10$. В результате получится:

$$\begin{matrix} a & 9 & 9 & 9 & 9 & c \\ + & 0 & 0 & 0 & \dots & 0 & 1 & 1 \end{matrix} = + \begin{matrix} a & -1 & -1 & -1 & -1 & c \\ 1 & 1 & 1 & \dots & 1 & 1 & 0 \end{matrix} = \begin{matrix} a+1 & 0 & 0 & 0 & 0 & c+1 \\ 0 & 0 & 0 & \dots & 0 & 0 & 0 \end{matrix},$$

где $a < 9$, или, соответственно,

$$\begin{matrix} a & 9 & 9 & 9 & 9 & b \\ + & 0 & 0 & 0 & \dots & 0 & 1 & 0 \end{matrix} = + \begin{matrix} a & -1 & -1 & -1 & -1 & b \\ 1 & 1 & 1 & \dots & 1 & 1 & 0 \end{matrix} = \begin{matrix} a+1 & 0 & 0 & 0 & 0 & b \\ 0 & 0 & 0 & \dots & 0 & 0 & 0 \end{matrix},$$

где $a < 9$, и, следовательно, перенос выполнен в обоих случаях. При этом обработка сохраняет параллельность по всем разрядам. Без применения электронно-логического выделения цепочек, не содержащих переноса, остается сделать еще один, за-

ключительный, шаг вертикального сложения, чтобы в верхней разрядной сетке получился окончательный десятичный результат сложения двух многоразрядных десятичных чисел.

Так, в примере (16) получится:

$$\begin{aligned} & + \begin{Bmatrix} 3 & 3 & 4 & 8 & 0 & 0 & 7 & 0 & 0 & 8 & 7 & 5 \\ 8 & 6 & 5 & 7 & 5 & 6 & 0 & 1 & 0 & 1 & 9 & 5 \end{Bmatrix} \\ & = \begin{Bmatrix} 1 & 9 & 9 & 5 & 5 & 6 & 7 & 1 & 0 & 9 & 6 & 0 \\ 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \end{Bmatrix} \\ & = \begin{Bmatrix} 1 & -1 & -1 & 5 & 5 & 6 & 7 & 1 & 0 & -1 & 6 & 0 \\ 1 & 1 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & 1 \end{Bmatrix} \tag{17} \\ & = \begin{Bmatrix} 0 & 1 & 0 & 0 & 6 & 5 & 6 & 7 & 1 & 0 & 0 & 6 & 0 \\ 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 1 \end{Bmatrix} \\ & = \begin{Bmatrix} 1 & 2 & 0 & 0 & 6 & 5 & 6 & 7 & 1 & 1 & 0 & 7 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{Bmatrix} \end{aligned}$$

То же можно получить, заменяя в цепочках переноса 9, а также 1 младшего разряда в нижней разрядной сетке на 0, а в верхней разрядной сетке добавив 1 к значению разряда, соседнего со старшим разрядом цепочки переноса:

$$\begin{aligned}
 & + \left\{ \begin{array}{cccccccccccc} 3 & 3 & 4 & 8 & 0 & 0 & 7 & 0 & 0 & 8 & 7 & 5 \\ 8 & 6 & 5 & 7 & 5 & 6 & 0 & 1 & 0 & 1 & 9 & 5 \end{array} \right. \\
 & = \left\{ \begin{array}{cccccccccccc} 1 & 9 & 9 & 5 & 5 & 6 & 7 & 1 & 0 & 9 & 6 & 0 \\ 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \end{array} \right. \quad (18) \\
 & = \left\{ \begin{array}{cccccccccccc} 1+1 & 0 & 0 & 6 & 5 & 6 & 7 & 1 & 0+1 & 0 & 6 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{array} \right. \\
 & = \left\{ \begin{array}{cccccccccccc} 1 & 2 & 0 & 0 & 6 & 5 & 6 & 7 & 1 & 1 & 0 & 7 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{array} \right.
 \end{aligned}$$

Очевидно, (18) эквивалентно (17).

В общем случае позиционной системы счисления с натуральным основанием v достаточно повторить изложенные рассуждения, заменив наибольший коэффициент 9 десятичной системы на наибольший коэффициент $v - 1$ системы счисления по основанию v . Пусть рассматривается такая система счисления и пусть требуется сложить два $n + 1$ -разрядных целочисленных полинома с основанием степени v и с натуральными коэффициентами:

$$\sum_{\ell=0}^n \bar{\alpha}_{\ell} \bar{v}^{\ell} + \sum_{\ell=0}^n \bar{\beta}_{\ell} v^{\ell} = \sum_{\ell=0}^n (\bar{\alpha}_{\ell} + \bar{\beta}_{\ell}) v^{\ell}, \quad (19)$$

где

$$0 \leq \bar{\alpha}_{\ell} \leq v-1 \quad \forall \ell \in \overline{0, n}, \quad 0 \leq \bar{\beta}_{\ell} \leq v-1 \quad \forall \ell \in \overline{0, n}. \quad (20)$$

Как и в двоичной системе, сложение коэффициентов равного веса можно выполнять по вертикали, параллельно по всем разрядам:

$$\bar{\alpha}_{\ell} + \bar{\beta}_{\ell} = \bar{\delta}_{\ell} \quad \forall \ell \in \overline{0, n}, \quad (21)$$

где все коэффициенты – натуральные числа, не большие $v - 1$, –

$$\bar{\delta}_{\ell} = \bar{\eta}_{\ell} v^{\ell+1} + \bar{v}_{\ell} v^{\ell} \quad \forall \ell \in \overline{0, n}, \quad 0 \leq \bar{\eta}_{\ell} \leq v-1 \quad \forall \ell \in \overline{0, n}, \quad 0 \leq \bar{v}_{\ell} \leq v-1 \quad \forall \ell \in \overline{0, n}. \quad (22)$$

Параллельное по всем разрядам суммирование вида (21), (22), как и в случае двоичной системы, именуется первым шагом вертикального сложения. Как и прежде, при выполнении первого шага вертикального сложения перенос не распространяется, а результаты параллельного по всем разрядам суммирования коэффициентов равного веса в виде двухразрядных чисел (22) записываются параллельно по всем разрядам согласно весу коэффициентов – по диагонали, образуя двухрядный код в двух разрядных сетках:

$$\begin{aligned}
 & + \left\{ \begin{array}{cccccccccc} \bar{\alpha}_n & \bar{\alpha}_{n-1} & \cdots & \bar{\alpha}_{\ell+1} & \bar{\alpha}_{\ell} & \bar{\alpha}_{\ell-1} & \cdots & \bar{\alpha}_1 & \bar{\alpha}_0 \\ \bar{\beta}_n & \bar{\beta}_{n-1} & \cdots & \bar{\beta}_{\ell+1} & \bar{\beta}_{\ell} & \bar{\beta}_{\ell-1} & \cdots & \bar{\beta}_1 & \bar{\beta}_0 \end{array} \right. \\
 & = \left\{ \begin{array}{cccccccccc} \bar{v}_n & \bar{v}_{n-1} & \cdots & \bar{v}_{\ell+1} & \bar{v}_{\ell} & \bar{v}_{\ell-1} & \cdots & \bar{v}_1 & \bar{v}_0 & \text{верхняя разрядная сетка} \\ \bar{\eta}_n & \bar{\eta}_{n-1} & \cdots & \bar{\eta}_{\ell+1} & \bar{\eta}_{\ell} & \bar{\eta}_{\ell-1} & \cdots & \bar{\eta}_1 & \bar{\eta}_0 & \text{нижняя разрядная сетка} \end{array} \right. \quad (23)
 \end{aligned}$$

При этом в нижней разрядной сетке могут располагаться исключительно нули или единицы: $\bar{\eta}_{\ell} = \begin{cases} 0 \\ 1 \end{cases} \quad \forall \ell \in \overline{0, n}$.

Имеет место

Лемма 3. Пусть в позиционной системе счисления по основанию v требуется найти сумму двух полиномов (19), (20), и пусть выполнен первый шаг вертикального сложения вида (21) – (23). Тогда любая цепочка переноса примет вид:

или
$$\begin{matrix} a & v-1 & v-1 & v-1 & v-1 & c \\ \dots & 0 & 0 & \dots & 0 & 1 & 1 \end{matrix} \dots, 0 \leq a < v-1, 0 \leq c < v-1, \quad (24)$$

$$\begin{matrix} a & v-1 & v-1 & v-1 & v-1 & b \\ \dots & 0 & 0 & \dots & 0 & 1 & 0 \end{matrix} \dots, 0 \leq a < v-1, 0 \leq b < v-1. \quad (25)$$

При этом две ближайшие друг к другу цепочки переносов необходимо отделять друг от друга хотя бы одной вертикальной парой значений равного веса $\begin{matrix} a \\ 0 \end{matrix}$, где $0 \leq a < v-1$. По крайней мере, одна из таких вертикальных пар необходимо располагается слева от значения $v-1$, в разряде на единицу большего веса, чем старший разряд цепочки переноса.

Доказательство. Неравенство $0 \leq a < v-1$ выполнено в силу того, что a обрывает цепочку переноса. Любое значение вместо нуля в паре $\begin{matrix} a \\ 0 \end{matrix}$ означало бы априорное суммирование по вертикали в старшем разряде цепочки переноса двух коэффициентов,

сумма которых не меньше $v + v-1 = 2v-1$, что невозможно, поскольку по вертикали складываются два коэффициента равного веса, каждый из которых не больше $v-1$, и, таким образом, сумма не больше $2v-2$. Значения справа от цепочки переноса обусловлены тем, что вертикальная пара $\begin{matrix} v-1 \\ 1 \end{matrix}$ начинает цепочку переноса. При этом диагональная запись $\begin{matrix} c \\ 1 \end{matrix}$ или $\begin{matrix} b \\ 1 \end{matrix}$ не может совпадать с $\begin{matrix} v-1 \\ 1 \end{matrix}$. Лемма доказана.

Лемма 4. В условиях леммы 3 любая цепочка переноса может быть эквивалентно преобразована к виду:

$$\begin{matrix} a & v-1 & v-1 & v-1 & v-1 & c \\ + & 0 & 0 & \dots & 0 & 1 & 1 \end{matrix} = \begin{matrix} a-1 & -1 & -1 & -1 & -1 & c \\ + & 1 & 1 & 1 & \dots & 1 & 1 & 1 \end{matrix} = \begin{matrix} a+1 & 0 & 0 & 0 & 0 & c+1 \\ + & 0 & 0 & 0 & \dots & 0 & 0 & 0 \end{matrix}, \quad (26)$$

или

$$\begin{matrix} a & v-1 & v-1 & v-1 & v-1 & b \\ + & 0 & 0 & \dots & 0 & 1 & 0 \end{matrix} = \begin{matrix} a & -1 & -1 & -1 & -1 & b \\ + & 1 & 1 & 1 & \dots & 1 & 1 & 0 \end{matrix} = \begin{matrix} a+1 & 0 & 0 & 0 & 0 & b \\ + & 0 & 0 & 0 & \dots & 0 & 0 & 0 \end{matrix}, \quad (27)$$

образуя в верхней разрядной сетке окончательный однорядный код результата переноса.

Доказательство. Запись результата первого вертикального шага сложения по диагонали вида $\begin{matrix} v-1 \\ 0 \end{matrix}$ означает, что сумма по вертикали в разряде веса v^ℓ равна $0 \times v^{\ell+1} + (v-1) \times v^\ell$.

Эта сумма тождественно преобразуется в цепочке равенств

$$0 \times v^{\ell+1} + (v-1) \times v^\ell = (v-1) \times v^\ell = v \times v^\ell - 1 \times v^\ell = 1 \times v^{\ell+1} - 1 \times v^\ell.$$

Последнее равенство в двух разрядных сетках (23) в диагональной записи примет вид: $\begin{matrix} -1 \\ 1 \end{matrix}$. Последующее поразрядно-параллельное сложение по вертикали влечет правую часть равенств (26), (27). Лемма доказана.

Следствие 4. В условиях леммы 3 любая цепочка переноса может быть эквивалентно преобразована к виду:

$$\begin{matrix} a & v-1 & v-1 & v-1 & v-1 & c \\ + & 0 & 0 & \dots & 0 & 1 & 1 \end{matrix} = \begin{matrix} a+1 & 0 & 0 & 0 & 0 & c+1 \\ + & 0 & 0 & 0 & \dots & 0 & 0 & 0 \end{matrix}, \quad (28)$$

или

$$\begin{matrix} a & v-1 & v-1 & v-1 & v-1 & b \\ + & 0 & 0 & \dots & 0 & 1 & 0 \end{matrix} = \begin{matrix} a+1 & 0 & 0 & 0 & 0 & b \\ + & 0 & 0 & 0 & \dots & 0 & 0 & 0 \end{matrix}, \quad (29)$$

образуя в верхней разрядной сетке окончательный однорядный код результата переноса.

Доказательство непосредственно следует из (26), (27).

Равенства (28), (29) означают, что в любой позиционной системе счисления по натуральному основанию v после первого вертикального шага сложения любая цепочка переноса преобразуется в однорядный код с окончательно реализованным распространением переноса следующим образом. Каждое значение $v - 1$ верхнего ряда цепочки нужно заменить на ноль, заменить на ноль нужно также единицу нижнего ряда в младшем разряде цепочки, и, кроме того, следует прибавить единицу к значению разряда, соседнего со старшим разрядом цепочки переноса.

Очевидно, после первого шага вертикального сложения любая цепочка переноса необходимо отделена с обеих сторон от каждой соседней цепочки коэффициентов, не содержащей переноса, слева и справа ограничителями из (24), (25). Поэтому любая цепочка промежуточных между цепочками переноса значений, не содержащая переноса, может быть отделена вместе с входящими в нее единицами нижней разрядной сетки. В частности, это можно сделать с помощью схемы, в целом аналогичной схеме на рисунке, и разместить значения отделенных разрядов, например, в резервной паре верхней и нижней разрядных сеток. Затем отделенные значения разрядов можно параллельно по всем разрядам сложить с единицами по вертикали. Диагональная запись суммы не понадобится, поскольку по вертикали складываются числа, сумма которых меньше основания системы счисления v . Такое преобразование можно выполнить одновременно для всех цепочек коэффициентов, не содержащих переноса. Тогда в верхней разрядной сетке исходной пары разрядных сеток останутся цепочки переноса, которые одновременно преобразуются параллельно по всем разрядам согласно лемме 4 и следствию 4. Таким образом, в любой позиционной системе счисления с натуральным основанием v можно выполнять поразрядно-параллельное сложение чисел. При этом с техническими оговорками могут сохраниться оценки времени сложения и числа компонентов сумматора вида (15).

Все изложенные свойства верны для двоичной позиционной системы счисления, если положить $v = 2$, что было использовано выше в структуре параллельного сумматора. Свойства сохраняются для десятичной системы счисления, как описано выше, если положить $v = 10$.

Обсуждение. Предложенная структура параллельного сумматора отличается от аналогов тем, что не является результатом синтеза схем переноса на основе буле-

вых формул и функций. Она не использует также схему Когге–Стоуна, часто применяемую для каскадирования ускоренного переноса по всем разрядам слагаемых. Предложенный сумматор реализует элементарные операции сложения битовых коэффициентов двоичных полиномов равного веса параллельно по всем разрядам слагаемых. После предварительного шага сложения по вертикали переносы взаимно отделяются промежуточными парами нулевых коэффициентов равного веса, что сводит дальнейший процесс к физическому разделению цепочек переноса от цепочек единиц без переноса. Разделение реализуется за время однократного переключения элементов. После этого, с точностью до не принципиальных оговорок, повторяется параллельное по всем разрядам сложение коэффициентов равного веса. Результатом является окончательное значение однорядной двоичной суммы двух двоичных полиномов степени n с оценкой времени сложения $O(1)$ на $O(n)$ разрядных элементах. Известные методы синтеза параллельных сумматоров имеют логарифмическую нижнюю оценку глубины схемы переноса, время сложения в них оценивается как $O(\log n)$. Прототип предложенного сумматора ранее был описан в [17, с. 158; 18, с. 57], но при этом не использовалось электронно-логическое отделение цепочек без переноса, без чего количество элементов сумматора составляло не менее $O(n^2)$ элементов. Предложенная структура сумматора соответствует методу поразрядно-параллельной групповой обработки потока арифметических операций, рассмотренному в [17, с. 147; 18, с. 149], и может упрощать получение окончательной суммы и произведения. Упрощение очевидным образом распространяется на случай применения дополнительного кода для вычитания, рассмотренного в [18, с. 153], позволяя выполнить бинарное вычитание $n+1$ -разрядных двоичных полиномов за время $O(1)$ на сумматоре из $O(n)$ элементов. Нетрудно видеть, что сумматор с предложенной структурой позволяет существенно увеличить разрядность данных, в результате повысить точность вычислительной обработки, что актуально в процессах численного моделирования. Отличительное качество изложенного подхода состоит в том, что он переносится на сложение чисел в произвольной позиционной системе счисления с натуральным основанием. В заключение можно указать на применимость параллельного сумматора с предложенной структурой для поразрядно-параллельного сравнения слов в методах поиска.

Заключение

В работе показана возможность выполнения бинарного многоразрядного арифметического сложения без вычисления переноса. Сложение двоичных полиномов степени n выполняется параллельно по всем $n + 1$ разрядам за единичное время с линейным количеством элементов сумматора: $t(n) = O(1)$. Предложенная структура параллельного сумматора использует арифметические свойства сложения и позиционной двоичной системы счисления без преобразований булевых формул и функций, при этом исключается логарифмическая глубина схемы переноса. В целом метод сложения распространяется на произвольные позиционные системы счисления по натуральному основанию. Актуальные приложения связаны с ускорением потоковой обработки групповых арифметических операций и с увеличением точности вычислений в процессах численного моделирования.

Список литературы

- Харрис С.Л., Харрис Д. Цифровая схемотехника и архитектура компьютера: RISC-V / Пер. с англ. В.С. Яценкова, А.Ю. Романова; Под ред. А.Ю. Романова. М.: ДМК Пресс. 2021. 810 с. URL: <https://znanium.ru/catalog/document?id=446467> (дата обращения: 27.11.2024).
- Дерягин А.В., Сабирова Ф.М. Основы автоматизации и вычислительной техники: учебное пособие для СПО. СПб.: Лань. 2024. 108 с. URL: <https://e.lanbook.com/book/367418> (дата обращения: 20.12.2024).
- Якунин А.Н., Аунг Мьо Сан, Хан Мьо Хтун. Повышение эффективности работы многоразрядного двоичного параллельно-префиксного сумматора // Известия высших учебных заведений. Электроника. 2020. Т. 25, № 2. С. 123-135. DOI: 10.24151/1561-5405-2020-25-2-123-135.
- Held S., Spirkl S.T. Binary Adder Circuits of Asymptotically Minimum Depth, Linear Size, and Fan-Out Two // ACM Transactions on Algorithms (TALG). 2018. Vol. 14. Is. 1. №. 4. P. 1-18. DOI: 10.1145/3147215.
- Neutzling A., Marranghello F.S., Matos J.M., Reis A., Ribas R.P. maj-n Logic Synthesis for Emerging Technology // IEEE Trans. Comput.-Aided Des. Integr. Circuits Syst. 2019. Vol. 39. No 3. P. 747-751. URL: https://scholar.google.co.uk/citations?view_op=list_works&hl=ru&hl=ru&user=UY5_EnoAAAAJ (дата обращения: 27.11.2024).
- Reuben J. Design of In-Memory Parallel-Prefix Adders // Journal of Low Power Electronics and Applications. 2021. Vol. 11. Is. 45. P. 1-16. DOI: 10.3390/jlpea11040045.
- Kaneko M. A Novel Framework for Procedural Construction of Parallel Prefix Adders / In Proceedings of the 2019 // IEEE International Symposium on Circuits and Systems (ISCAS). Sapporo, Japan. 26-29 May 2019. P. 1-5. URL: <https://ieeexplore.ieee.org/document/8702117> (дата обращения: 27.11.2024). DOI: 10.1109/ISCAS.2019.8702117.
- Khan A., Wairya S. Efficient and Power-Aware Design of a Novel Sparse Kogge-Stone Adder using Hybrid Carry Prefix Generator Adder // Advances in Electrical and Computer Engineering. 2024. Vol. 24. Is. 1. P. 71-80. URL: <https://aece.ro/abstractplus.php?year=2024&number=1&article=8> (дата обращения: 27.11.2024). DOI: 10.4316/AECE.2024.01008.
- Sunil M., Ankith R.D., Manjunatha G.D., Premananda B.S. Design and Implementation of Faster Parallel Prefix Kogge Stone Adder // International Journal of Electrical and Electronic Engineering & Telecommunications. 2014. Vol. 3. No. 1. P. 116-121. URL: <https://www.ijeetc.com/index.php?m=content&c=index&a=show&catid=153&id=885> (дата обращения: 25.11.2024).
- Rashidi B. APPAs: fast and efficient approximate parallel prefix adders and multipliers // Journal of Supercomputing. 2024. Vol. 80. P. 1-28. DOI: 10.1007/s11227-024-06356-7. URL: <https://www.researchgate.net/publication/382523431> (дата обращения: 22.11.2024).
- Hassanzadeh A., Shabani A. Low Power Parallel Prefix Adder Design Using Two Phase Adiabatic Logic // Journal of Electrical and Electronic Engineering. 2015. Vol. 3. Is. 6. P. 181-186. DOI: 10.11648/j.jee.20150306.11.
- Rakesh S., Grace K.S.V. A comprehensive review on the VLSI design performance of different Parallel Prefix Adders // Materials Today: Proceedings. 2019. Vol. 11. Part. 3. P. 1001-1009. DOI: 10.1016/j.matpr.2018.12.030.
- Marimuthu M., Rajendran S., Radhakrishnan R., Rengarajan K., Khurram S., Ahmad S., Sayed A.E., Shafiq M. Implementation of VLSI on signal processing-based digital architecture using AES algorithm // Comput. Mater. Contin. 2023. Vol. 74. № 3. P. 4729-4745. DOI: 10.32604/cmc.2023.033020.
- Сергеев И.С. Некоторые вопросы синтеза параллельных схем: автореф. дис. ... докт. физ.-мат. наук. Москва: МГУ, 2021. 38 с.
- Гашков С.Б., Сергеев И.С. О значении работ В.М. Храпченко // Прикладная дискретная математика. 2020. № 48. С. 109-124. DOI: 10.17223/20710410/48/10.
- Commentz-Walter B. Size-depth tradeoff in monotone Boolean formulae // Acta Inf. 1979. Vol. 12. P. 227-243. DOI: 10.1007/BF00264580.
- Ромм Я.Е. Метод вертикальной обработки потока целочисленных групповых данных. II. Приложение к бинарным операциям // Кибернетика и системный анализ. 1998. № 6. С. 146-162.
- Ромм Я.Е. Поразрядно-параллельная двоичная обработка без вычисления переноса в аспектах повышения производительности и снижения погрешности // Современные наукоемкие технологии. 2022. № 5-1. С. 48-69. DOI: 10.17513/snt.39149.