

УДК 378.147.88:681.3

ПОСТРОЕНИЕ ФУНКЦИОНАЛЬНЫХ МОДЕЛЕЙ УЗЛОВ И БЛОКОВ В КОМПЬЮТЕРНОМ ПРАКТИКУМЕ ПО ЭВМ

Страбыкин Д.А.

ФГБОУ ВО «Вятский государственный университет», Киров, e-mail: Strabykin@mail.ru

Предлагается технология построения действующих функциональных моделей узлов и блоков электронных вычислительных машин при проведении практических занятий на компьютерах с использованием табличного процессора (Microsoft Excel). Выделяются следующие этапы: анализ задания по разработке функциональной модели; описание работы узла (блока) с помощью формул булевых функций; разработка схемы; разработка экранной формы для экспериментального исследования; построение функциональной модели на листе электронной таблицы с использованием экранной формы и формул логических функций табличного процессора; экспериментальное исследование функциональной модели; оформление отчета по результатам работы. Выполнение основных этапов технологии рассматривается на примерах разработки функциональной модели 4-разрядного узла инкремента и 8-разрядного арифметико-логического блока. Отмечаются достоинства рассматриваемого подхода: самостоятельная разработка обучающимися функциональных моделей изучаемых объектов; использование широко распространенной программы с необходимыми средствами для ввода и редактирования данных, построения схем и описания работы узлов и блоков; возможность формирования различных вариантов индивидуальных заданий для построения функциональных моделей; открытость практикума для последующего развития и адаптации в зависимости от особенностей учебного процесса и предпочтений преподавателя.

Ключевые слова: изучение ЭВМ, функциональные модели узлов и блоков, компьютерные практикумы, применение табличного процессора, разработка схем и экранных форм

COMPUTER PRACTICE ON BUILDING FUNCTIONAL MODELS OF COMPUTER'S NODES AND UNITS

Strabykin D.A.

Federal State Budgetary Educational Institution of Higher Education «Vyatka State University», Kirov, e-mail: Strabykin@mail.ru

The article describes a new technology for building functional models of computer's units and nodes to be used in practical exercises with a spreadsheet application (e.g. Microsoft Excel). Functional model creation is split into the following stages: (a) analysis of the task to a build functional model; (b) definition of a node (unit) by means of Boolean functions; (c) design of the scheme; (d) creation of the screen form for experimental study; (e) creation of the functional model in spreadsheet application by means of the screen form and logical functions available in the application; (f) experimental study of the functional model; (g) filing the activity report for the previous stages. To demonstrate the proposed technology its application to the following examples is described: 4-bit increment node and 8-bit arithmetic and logic unit. The main advantages of the new technology are given. With it, students can create functional models not requiring assistance. The proposed method employs only widespread software used to input and edit data, create schemes and descriptions for nodes and units. The technology allows easy creation of a wide variety of individual tasks. Practical exercises can be easily developed and adapted depending on specific education requirements or teacher's preferences.

Keywords: studying computers, functional models of nodes and units, computer exercises, spreadsheet application, design of schemes and screen forms

Возрастающая роль информационных технологий в развитии общества предполагает увеличение числа работников, способных к их эффективному применению, что находит отражение в сфере образования [1, 2]. Большое внимание в образовательных программах по информационным технологиям уделяется практической подготовке. При этом широко используется компьютерное моделирование, позволяющее, в частности, имитировать работу изучаемых объектов [3]. Разработка и развитие технологий использования в учебном процессе компьютерных моделей является актуальной задачей, так как способствует повышению эффективности обучения.

Цель исследования: разработка технологии построения и использования действующих функциональных моделей узлов и блоков ЭВМ при проведении практических занятий в компьютерном классе.

В процессе изучения вопросов организации и функционирования вычислительных машин большое внимание уделяется узлам и блокам, используемым при их построении. При этом во многих случаях можно отвлечься от конструктивного исполнения и особенностей физических процессов, лежащих в основе работы рассматриваемых узлов и блоков, и ограничиться анализом выполняемых ими функций. Ориентация на функциональные структуры позволяет использовать в учебном процессе функциональные модели узлов

и блоков. Действующие функциональные модели узлов и блоков могут быть созданы на компьютерах в виде программных моделей [4]. Причем, если обучающиеся знакомы с инструментальными средствами создания программных моделей, то, учитывая относительную простоту рассматриваемых объектов моделирования, они могут самостоятельно разрабатывать и реализовывать функциональные модели узлов и блоков на практических (лабораторных) занятиях. Представляет интерес использование в качестве инструментального средства моделирования популярного табличного процессора Microsoft Excel, обладающего необходимыми возможностями и подтвердившего целесообразность нетрадиционного применения [5].

В предлагаемой технологии построения действующих функциональных моделей узлов и блоков ЭВМ при проведении практических занятий на компьютере с использованием табличного процессора Microsoft Excel выделяются следующие этапы.

1. *Анализ задания по разработке функциональной модели.* Анализ предполагает содержательное определение функций заданного узла (блока) определение состава всех внешних входов и выходов.

2. *Описание работы узла (блока) с помощью формул булевых функций.* Предполагается, что моделируемые узлы представляются собой комбинационные схемы (сумматоры, дешифраторы, мультиплексоры и т.п.), а моделируемые блоки включают определенный набор подобных схем. Работа таких узлов и блоков может быть описана системами булевых функций, представленных в виде формул.

3. *Разработка схемы.* На основе формул булевых функций, описывающих работу узла, строится его функциональная схема. Блок, состоящий из набора узлов, представляется структурной схемой.

4. *Разработка экранной формы для экспериментального исследования.* Экранная форма создается на листе табличного процессора Microsoft Excel с использованием инструментов вставки фигур и средств рисования. Экранная форма содержит схему исследуемого узла (блока) с полями ввода исходных данных и полями отображения вычисляемых результатов.

5. *Построение функциональной модели.* Функциональная модель узла (блока) создается на листе табличного процессора Microsoft Excel на основе экранной формы и формул булевых функций, описывающих его работу. Работа узла (блока) моделируется путем реализации формул булевых функций с помощью логических функций табличного процессора Microsoft Excel.

6. *Экспериментальные исследования функциональной модели.* Экспериментальные исследования заключаются во вводе формул логических функций MS Excel, используемых для моделирования узла (блока), и отладке созданной функциональной модели. В процессе экспериментальных исследований осуществляется проверка правильности работы функциональной модели.

7. *Оформление отчета по результатам работы.* Отчет может включать: титульный лист, задание на разработку функциональной модели, формулы булевых функций и их представление логическими функциями Microsoft Excel, экранные формы листов Microsoft Excel со схемой узла (блока), таблицу с результатами работы узла (блока).

Рассмотрим выполнение основных этапов технологии построения и использования действующих функциональных моделей узлов и блоков ЭВМ при проведении практических занятий на компьютере на примерах.

Разработка функциональной модели узла

Задание. Разработать функциональную модель узла инкремента. На информационный вход узла поступает 4-разрядный двоичный код $X = x_3x_2x_1x_0$, а на вход переноса p_0 – одноразрядный двоичный код. При $p_0 = 0$ на информационный выход $Y = y_3y_2y_1y_0$ поступает код со входа без изменения. При $p_0 = 1$ на информационном выходе формируется увеличенный на единицу 4-разрядный двоичный код. При этом, если на информационном входе во всех разрядах единицы, то на информационном выходе устанавливается нулевой код, а на выход переноса p_4 поступает единица.

Описание работы узла с помощью системы булевых функций. Работа 4-разрядного узла инкремента может быть описана следующей системой булевых функций:

$$y_{n-1} = x_{n-1} \oplus p_{n-1}, \quad p_n = x_{n-1} \& p_{n-1}, \quad n = 1, 2, 3, 4.$$

Разработка функциональной схемы узла. На основе системы булевых функций, описывающей работу узла, может быть построена его функциональная схема. Функциональная схема узла инкремента изображена на рис. 1.

Разработка экранной формы для экспериментального исследования узла. Пример экранной формы, содержащей поля ввода разрядов двоичного кода $X = x_3x_2x_1x_0$ и поле ввода одноразрядного двоичного кода переноса p_0 показан на рис. 1. На форме имеются поля для вывода разрядов результирующего двоичного кода $Y = y_3y_2y_1y_0$ и значения переноса из старшего разряда p_4 . На экран также выводятся значения переносов: p_1, p_2, p_3 .

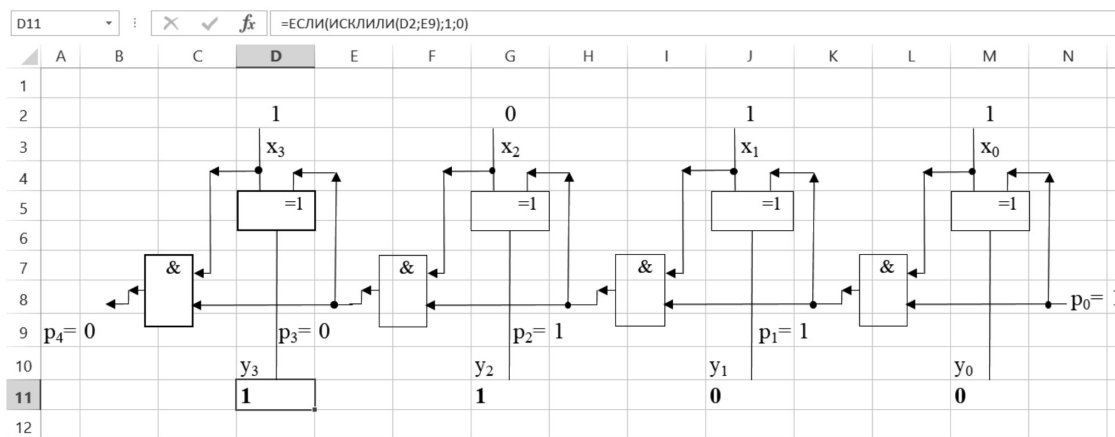


Рис. 1. Функциональная схема узла инкремента

Таблица 1

Реализация формул булевых функций

Формула булевой функции	Лист Microsoft Excel	
	Адрес ячейки	Формула
$y_0 = x_0 \oplus p_0$	M11	= ЕСЛИ(ИСКЛИЛИ(M2;O8);1;0)
$p_1 = x_0 \& p_0$	K9	= ЕСЛИ(И(M2;O8);1;0)
$y_1 = x_1 \oplus p_1$	J11	= ЕСЛИ(ИСКЛИЛИ(J2;K9);1;0)
$p_2 = x_1 \& p_1$	H9	= ЕСЛИ(И(J2;K9);1;0)
$y_2 = x_2 \oplus p_2$	G11	= ЕСЛИ(ИСКЛИЛИ(G2;H9);1;0)
$p_3 = x_2 \& p_2$	E9	= ЕСЛИ(И(G2;H9);1;0)
$y_3 = x_3 \oplus p_3$	D11	= ЕСЛИ(ИСКЛИЛИ(D2;E9);1;0)
$p_4 = x_3 \& p_3$	B9	= ЕСЛИ(И(D2;E9);1;0)

Построение функциональной модели узла. Функциональная модель узла на основе экранной формы и системы булевых функций, описывающих его работу. Работа узла моделируется путем реализации формул булевых функций с помощью логических функций табличного процессора Microsoft Excel (табл. 1).

Экспериментальные исследования функциональной модели узла. В процессе экспериментальных исследований осуществляется ввод логических функций Microsoft Excel, проверка правильности работы функциональной модели узла, которая в данном случае может быть проведена путем полного перебора сочетаний значений входных переменных и сравнения соответствующих им выходных значений со значениями, полученными экспериментальным путем.

Разработка функциональной модели арифметико-логического блока

Задание 2. Разработать функциональную модель арифметико-логического блока (АЛБ)

с двумя 8-разрядными информационными входами и одним 8-разрядным информационным выходом, а также со входом переноса в младший разряд, реализующего четыре микрооперации и два логических условия. АЛБ имеет четыре управляющих входа для выполнения микроопераций и два выхода логических условий. Выполняемые микрооперации: суммирование, исключающее ИЛИ, конъюнкция, логический сдвиг на один разряд в сторону старших разрядов с записью в младший разряд значения со входа переноса. Формируемые логические условия: Z – признак равенства нулю полученного результата, P – перенос из старшего разряда (формируется при суммировании и сдвиге).

Описание работы АЛБ с помощью формул булевых функций. АЛБ имеет два информационных входа, на которые могут поступать исходные данные: на первый вход двоичный 8-разрядный код $X = x_7x_6x_5x_4x_3x_2x_1x_0$, а на второй – $Y = y_7y_6y_5y_4y_3y_2y_1y_0$, и один информационный выход, где формируется ре-

зультат: 8-разрядный двоичный код $W = w_7w_6w_5w_4w_3w_2w_1w_0$. Кроме того, АЛБ имеет вход переноса p_0 , на который можно подавать сигнал логического нуля или единицы. Управляющие сигналы и выполняемые микрооперации: v_0 – суммирование: $A = X + Y + p_0$, v_1 – исключающее ИЛИ: $B = X \oplus Y$, v_2 – конъюнкция: $C = X \& Y$, v_3 – логический сдвиг на один разряд в сторону старших разрядов с записью в младший разряд значения со входа переноса: $D = 2Y.p_0$. Выполнение микрооперации осуществляется при единичном значении управляющего сигнала, при этом управляющие сигналы других микроопераций равны нулю.

Микрооперации и логические условия можно описать следующими системами булевых функций. Суммирование: $a_{n-1} = v_0 \& (x_{n-1} \oplus y_{n-1} \oplus p_{n-1})$, $p_n = v_0 \& (x_{n-1} \& y_{n-1} \vee x_{n-1} \& p_{n-1} \vee y_{n-1} \& p_{n-1})$, $n = 1, \dots, 8$, $p_0 = 1$ ($p_0 = 0$). Исключающее ИЛИ: $b_{n-1} = v_1 \& (x_{n-1} \oplus y_{n-1})$, $n = 1, \dots, 8$. Конъюнкция: $c_{n-1} = v_2 \& (x_{n-1} \& y_{n-1})$, $n = 1, \dots, 8$. Логический сдвиг в сторону старших разрядов: $q = y_7$, $d_n = v_3 \& y_{n-1}$, $n = 1, \dots, 7$, $d_0 = v_3 \& p_0$. Результат, формируемый на выходе АЛБ: $w_{n-1} = a_{n-1} \vee b_{n-1} \vee c_{n-1} \vee d_{n-1}$, $n = 1, \dots, 8$.

Признак равенства нулю результата: $Z = w_7 \vee w_6 \vee w_5 \vee w_4 \vee w_3 \vee w_2 \vee w_1 \vee w_0$.
 Признак переноса из старшего разряда: $P = v_0 \& p_8 \vee v_3 \& q$.

Разработка схемы блока. На основе системы булевых функций АЛБ может быть построена схема, описывающая его функционирование (рис. 2). АЛБ содержит четыре основные логические схемы микроопераций: SM (суммирования); LS1 (исключающего ИЛИ); LS2 (конъюнкции); LS3 (логического сдвига в сторону старших разрядов), а также вспомогательную логическую схему LS4, которая позволяет выдавать результат выполняемой микрооперации на выход W АЛБ. На логические схемы микроопераций (SM, LS1, LS2, LS3) кроме исходных данных поступает соответствующий управляющий сигнал (v_0, v_1, v_2, v_3), а на сумматор и сдвигатель – еще и сигнал переноса в младший разряд (p_0). Выдачу на выход P одного из сигналов переполнения: при суммировании (p_8) или сдвиге (q) чисел обеспечивает двухвходовой логический элемент ИЛИ. На выходе Z с помощью 8-входового логического элемента ИЛИ – НЕ формируется сигнал равенства нулю результата любой микрооперации.

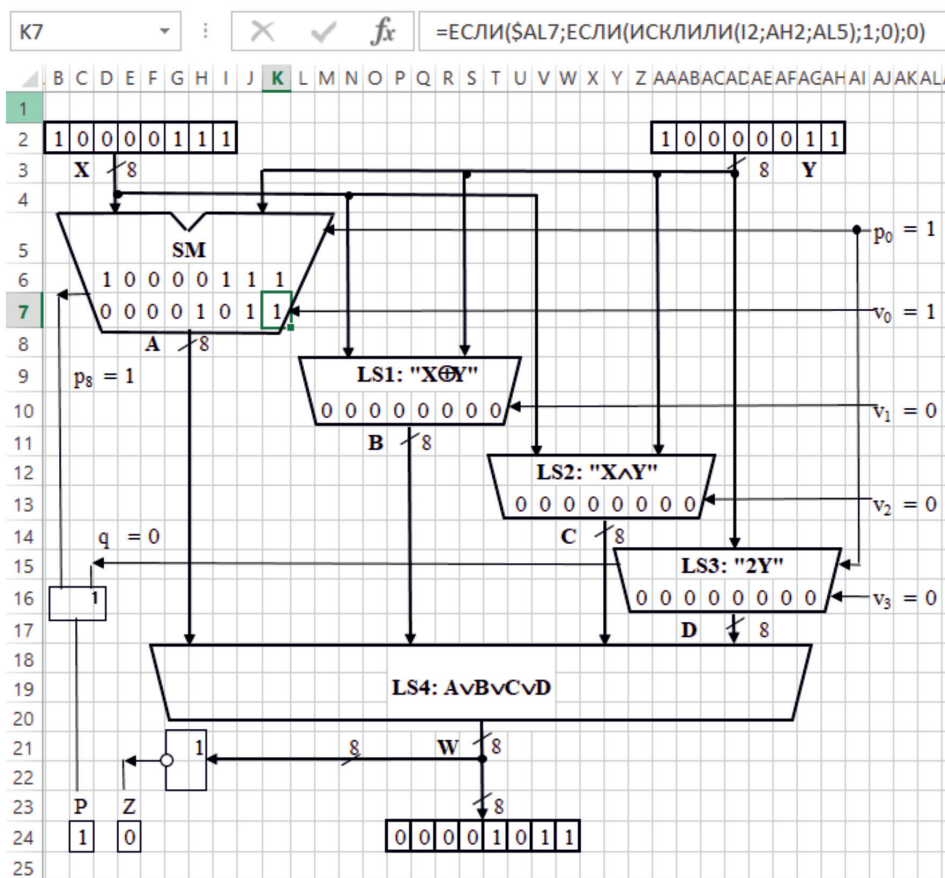


Рис. 2. Схема арифметико-логического блока

Разработка экранной формы для экспериментального исследования АЛБ. Пример экранной формы для исследования АЛБ показан на рис. 2. В верхней части экранной формы расположены два 8-разрядных поля ввода исходных данных X и Y. В правой части экранной формы расположены одно-разрядные поля для ввода управляющих сигналов (v_0, v_1, v_2, v_3) и сигнала переноса в младший разряд (p_0). Микрооперации представлены на экранной форме логическими схемами (SM, LS1, LS2, LS3), на которых отображаются 8-разрядные поля вычисляемых результатов. На сумматоре (внизу) кроме вычисленной суммы дополнительно отображается 8-разрядное слово переносов. В нижней части экранной формы показан информационный выход, где формируется результат: 8-разрядный двоичный код W. В левой части экранной

формы отображаются признаки переноса из старшего разряда при суммировании (p_8) и сдвиге (q), а также общие признаки переноса из старшего разряда (P) и равенства нулю результата (Z).

Построение функциональной модели блока. Работа АЛБ моделируется путем реализации формул булевых функций с помощью логических функций табличного процессора Microsoft Excel. Реализация формул булевых функций показана в табл. 2, где ввиду однотипности формул, соответствующих отдельным разрядам (исключение составляют формулы для младших разрядов результата в микрооперациях суммирования и сдвига) в таблице для всех микроопераций приводятся формулы для младшего разряда, а для микроопераций суммирования и сдвига – еще и для старшего разряда результата.

Таблица 2

Реализация формул булевых функций

Микрооперация / Формула булевой функции	Лист Microsoft Excel	
	Адрес ячейки	Формула
Суммирование		
$a_0 = v_0 \& (x_0 \oplus y_0 \oplus p_0)$, $p_0 = 1 (p_0 = 0)$	K7 AL5	= ЕСЛИ(\$A\$7;ЕСЛИ(ИСКЛИЛИ(I2;A\$2;A\$5);1;0);0) 1 или 0
$a_7 = v_0 \& (x_7 \oplus y_7 \oplus p_7)$, $p_7 = v_0 \& (x_6 \& y_6 \vee x_6 \& p_6 \vee y_6 \& p_6)$	D7 E6	= ЕСЛИ(\$A\$7;ЕСЛИ(ИСКЛИЛИ(B2;A\$2;E6);1;0);0) = ЕСЛИ(\$A\$7;ЕСЛИ(ИЛИ(И(C2;A\$2);И(C2;F6));И(A\$2;F6));1;0);" ")
$p_8 = v_0 \& (x_7 \& y_7 \vee x_7 \& p_7 \vee y_7 \& p_7)$	E9	= ЕСЛИ(\$A\$7;ЕСЛИ(ИЛИ(И(B2;A\$2);И(B2;E6);И(A\$2;E6));1;0);0)
Исключающее ИЛИ		
$b_0 = v_1 \& (x_0 \oplus y_0)$	T10	= ЕСЛИ(\$A\$10;ЕСЛИ(ИСКЛИЛИ(I2;A\$2);1;0);0)
Конъюнкция		
$b_0 = v_1 \& (x_0 \& y_0)$	AB13	= ЕСЛИ(\$A\$13;ЕСЛИ(И(I2;A\$2);1;0);0)
Логический сдвиг		
$d_0 = v_3 \& p_0$, $d_7 = v_3 \& y_6$, $q = y_7$	AC16 Z16 F14	= ЕСЛИ(\$A\$16;A\$5;0) = ЕСЛИ(\$A\$16;A\$2;0) = ЕСЛИ(\$A\$16;A\$2;0)
Результат		
$w_0 = a_0 \vee b_0 \vee c_0 \vee d_0$	W21	= ЕСЛИ(ИЛИ(K7;T10;AB13;AG16);1;0)
Признак Z	E21	= ЕСЛИ(НЕ(ИЛИ(P21;W21)));1;0)
Признак P	C21	= ЕСЛИ(ИЛИ(И(A\$7;E9);И(A\$16;F14)));1;0)

Таблица 3

Результаты вычисления микроопераций и логических условий

№	v_0	v_1	v_2	v_3	МО	X	Y	p_0	W	Z	P
1	1	0	0	0	Суммирование	10001001	10000101	1	00001111	0	1
2	0	1	0	0	Исключающее ИЛИ	10001001	10000101	1	00001100	0	0
3	0	0	1	0	Конъюнкция	10000111	10000001	1	10000001	0	0
4	0	0	0	1	Сдвиг		10000001	1	00000011	0	1
5	0	1	0	0	Исключающее ИЛИ	00001100	00000011	1	00001111	0	0
6	0	0	1	0	Конъюнкция	00001100	10000011	1	00000000	1	0

Экспериментальные исследования функциональной модели АЛБ. В процессе экспериментальных исследований осуществляется проверка правильности выполнения микроопераций и формирования логических условий. В табл. 3 приведены примеры выполнения микроопераций и формирования логических условий.

В таблице суммирование исходных чисел $X = 10001001$ и $Y = 00001111$ произведено двумя способами: с помощью сумматора (строка 1) и с использованием специального циклического алгоритма (строки 2–6). Во втором случае суммирование требует нескольких шагов. На каждом шаге выполняются следующие действия: вычисляется сумма по модулю два (исключающее ИЛИ) и конъюнкция исходных данных, если конъюнкция равна нулю, то полученная сумма по модулю два является результатом суммирования, иначе производится логический сдвиг конъюнкции на один разряд в сторону старших разрядов и она, и сумма по модулю два выступают в качестве исходных данных для следующего шага. В табл. 3 вычисления завершаются на втором шаге (строка 6). Оба способа вычисления суммы чисел дают одинаковый результат (строки 1 и 5).

Технология построения и исследования узлов и блоков ЭВМ имеет следующие достоинства: обучающиеся самостоятельно разрабатывают функциональные модели изучаемых объектов; используется широко распространенное в образовательных организациях программное обеспечение, приобретать специальные программы не требуется; применяемая программа предоставляет необходимые средства для ввода и редактирования данных, построения схем моделируемых узлов и блоков; обучающиеся и преподаватели, как правило, знакомы с программой, которая используется в компьютерном практикуме; большое число функций, выполняемых узлами и блоками

ЭВМ, при необходимости позволяет сформировать различные варианты индивидуальных заданий для построения функциональных моделей; практикум открыт для последующего развития и адаптации в зависимости от особенностей учебного процесса и предпочтений преподавателя.

Заключение

Предлагаемый подход к организации практических занятий способствует формированию компетенций, связанных с функционально-структурным анализом и синтезом узлов и блоков вычислительных машин, и полезен при преподавании основ информатики и вычислительной техники. Технология построения и исследования узлов и блоков ЭВМ разрабатывалась для студентов младших курсов, обучающихся по основным профессиональным образовательным программам бакалавриата. После соответствующей адаптации технология может быть применена в образовательных организациях, реализующих образовательные программы общего среднего и среднего профессионального образования.

Список литературы

1. Жуков Д.О. Обзор современных информационных технологий и институт информационных технологий МИРЭА // Вестник МГТУ МИРЭА. 2015. Т. II. № 4. С. 1–27.
2. Колеева Э.Р. Информационно-коммуникационные технологии в образовании: анализ преимуществ и ограничений. // Информационно-коммуникационные технологии в современном образовательном процессе: сборник научных статей. Челябинск: Печатный двор, 2016. С. 89–92.
3. Zupancic B., Senichenkov Yu.B., Music G. Analytical Review and the Analysis of Educational Programs with Computer Modelling and Simulation Engineering Content // Компьютерные инструменты в образовании. 2017. № 5. С. 45–57.
4. Страбыкин Д.А. Организация ЭВМ: Лабораторный практикум на компьютерах (учебное пособие) 3-е изд. доп. Киров: ФБГОУ ВПО «ВятГУ», 2013. 162 с.
5. Аникин В.И., Воловач В.И., Сафронова К.В. Компонентное моделирование формальной логики в Microsoft Excel // Современные информационные технологии и ИТ-образование. 2013. № 9. С. 281–289.